

Armadillo-900 ハードウェア設計ガイド

A9000-U00Z

Version 1.3.0
2025/09/24

株式会社アットマークテクノ [<https://www.atmark-techno.com>]

Armadillo サイト [<https://armadillo.atmark-techno.com>]

Armadillo-900 ハードウェア設計ガイド

株式会社アットマークテクノ

製作著作 © 2025 Atmark Techno, Inc.

Version 1.3.0
2025/09/24

目次

1. はじめに	7
2. 本書について	8
2.1. 本書で扱うこと	8
2.2. 本書で扱わないこと	8
2.3. 本書で必要となる知識と想定する読者	8
2.4. アイコン	8
2.5. ユーザー限定コンテンツ	9
2.6. 本書および関連ファイルのバージョンについて	9
2.7. 注意事項	9
2.7.1. 安全に関する注意事項	9
2.7.2. 取扱い上の注意事項	10
2.7.3. 保証について	11
2.7.4. 輸出について	11
2.7.5. 商標について	11
3. 概要	12
3.1. 仕様	12
3.2. 外観	13
3.3. ブロック図	13
4. 各ピン情報	15
4.1. ピン配置	15
4.2. 各ピン説明	16
5. インターフェース	21
5.1. 電源入力	21
5.2. ブートモードの設定	21
5.3. EXT_1V8	22
5.4. SD インターフェース	22
5.5. Ethernet インターフェース	23
5.6. USB インターフェース	24
5.7. UART(APD)インターフェース	25
5.8. UART(RTD)インターフェース	26
5.9. JTAG インターフェース	26
5.10. MIPI CSI インターフェース	26
5.11. MIPI DSI インターフェース	27
5.12. DAC インターフェース	28
5.13. STATUS_LED	28
5.14. ONOFF	29
5.15. SYS_N_RST	30
5.16. GPIO インターフェース	30
6. Armadillo-900 開発セットについて	32
7. 電氣的仕様	33
7.1. 絶対最大定格	33
7.2. 推奨動作条件	33
7.3. 電源回路の構成	34
7.4. 電源シーケンス	35
8. 形状図	37
8.1. 基板形状図	37
9. PCB 推奨レイアウト	38
9.1. カットアウト寸法	38
9.2. レジスト開口寸法	38
9.3. メタルマスク開口寸法	39

10. 製造	41
10.1. シリアルナンバーシール	41
10.2. 保管方法	42
10.3. リフロー温度条件	43
10.4. 梱包	44

図目次

3.1. Armadillo-900 外観	13
3.2. ブロック図	14
4.1. ピン配置図	15
5.1. BOOT_MODE0/BT1_CFG9/BT1_CFG11 参考回路例	22
5.2. SD 回路構成	23
5.3. Ethernet 参考回路例	24
5.4. STATUS_LED 参考回路例	29
5.5. ONOFF 回路の構成	29
5.6. ONOFF 参考回路例	30
5.7. SYS_N_RST 参考回路例	30
6.1. Armadillo-900 開発ボード	32
7.1. 電源回路の構成	35
7.2. 電源シーケンス	36
8.1. 基板形状図	37
9.1. カットアウト寸法	38
9.2. レジスト開口寸法	39
9.3. メタルマスク開口寸法	40
10.1. 湿度指示カードの外観	43
10.2. リフロー時の推奨温度プロファイル	44
10.3. トレイ外形サイズ	47

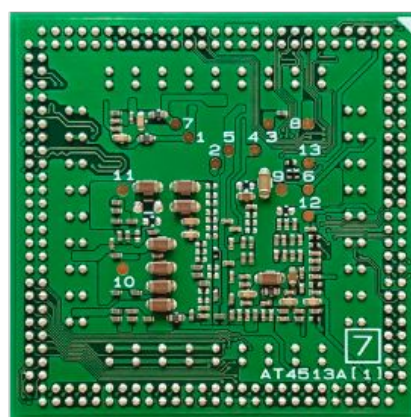
表目次

3.1. 仕様	12
4.1. ピンタイプ	16
4.2. 各ピン説明	16
5.1. 電源入力ピン	21
5.2. BOOT_MODE0/BT1_CFG9/BT1_CFG11 の設定とブートモード	21
5.3. EXT_1V8 ピン	22
5.4. EXT_1V8 仕様	22
5.5. SD 信号	23
5.6. Ethernet 信号	24
5.7. USB 信号	25
5.8. UART(APD)信号	25
5.9. UART(RTD)信号	26
5.10. JTAG 信号	26
5.11. MIPI CSI 信号	27
5.12. MIPI DSI 信号	27
5.13. DAC 信号	28
5.14. STATUS_LED のデフォルト設定	28
5.15. アクティブモード/シャットダウンモードを切り替える際に必要な Low レベル保持時間	30
7.1. 絶対最大定格	33
7.2. 推奨動作条件	33
7.3. 入出力仕様	33
10.1. シール貼付位置	41
10.2. シリアルナンバーシールの記載内容	41
10.3. シリアルナンバーシールの 2 次元コード詳細	42
10.4. 保管条件	42
10.5. リフロー温度条件	44
10.6. アルミ防湿袋/内装箱ラベル	45
10.7. (参考)キャラクタコード	45
10.8. アルミ防湿袋/内装箱ラベル 2 次元コードの詳細	45
10.9. 外装箱ラベル	46
10.10. 外装箱ラベル 2 次元コードの詳細	46
10.11. トレイ外形サイズ	47

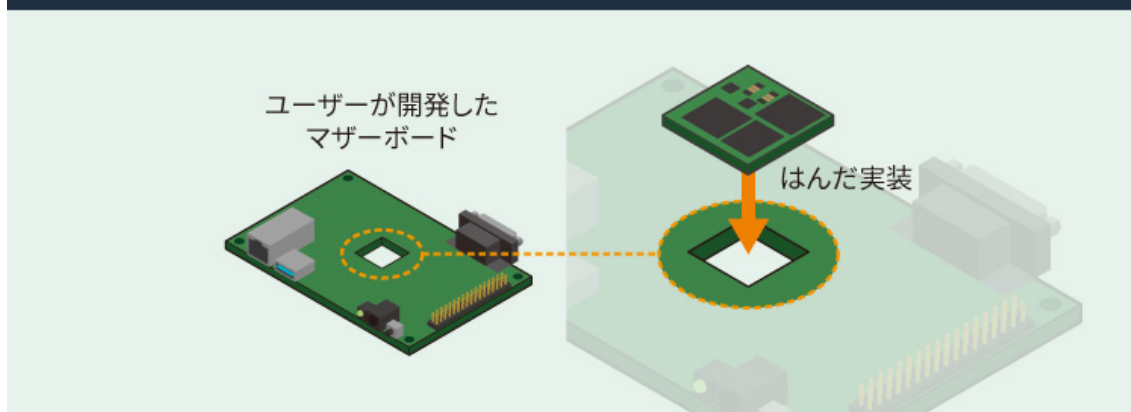
1. はじめに

このたびは Armadillo-900 をご利用いただき、ありがとうございます。

「Armadillo-900」は実装型の CPU モジュールで、31mm 角のサイズに、SoC、メモリ、電源回路など IoT 機器として主要な機能が高密度に集積されています。IoT 機器のハードウェア設計者は、「Armadillo-900」を利用することで SoC 周りの煩雑で高度な設計が不要となり、要求仕様に合わせたインターフェース部分(マザーボード)の開発に特化することができます。また、搭載されている Armadillo Base OS はセキュリティ機能が充実しているため、セキュアな IoT 製品を短期間に開発・製造することが可能です。



マザーボードを自由に設計



2. 本書について

2.1. 本書で扱うこと

本書では、Armadillo-900 の製品仕様(ハードウェア)、オリジナルの製品を開発するために必要となる情報、製造情報、その他注意事項について記載しています。ソフトウェアに関しては、Armadillo-900 開発セットの製品マニュアルを確認してください。

Armadillo サイト - Armadillo-900 ドキュメントダウンロード

<https://armadillo.atmark-techno.com/armadillo-900/resources/documents>

2.2. 本書で扱わないこと

本書では、一般的な Linux のプログラミング、デバッグ方法やツールの扱い方、各種モジュールの詳細仕様など、一般的な情報や、他に詳しい情報があるものは扱いません。また、(Armadillo-900 を使用した)最終製品あるいはサービスに固有な情報や知識も含まれていません。

2.3. 本書で必要となる知識と想定する読者

本書は、読者として Armadillo-900 を使ってオリジナルの機器を開発するエンジニアを想定して書かれています。また、「Armadillo-900 を使うと、どのようなことが実現可能なのか」を知りたいと考えている設計者・企画者も対象としています。Armadillo-900 は組込みプラットフォームとして実績のある Armadillo をベースとしているため、標準で有効になっている機能以外にも様々な機能を実現することができます。

ハードウェアエンジニア 電子工学の基礎知識を有したエンジニアを対象読者として想定しています。回路図や部品表を読み、理解できる必要があります。

2.4. アイコン

本書では以下のようにアイコンを使用しています。



注意事項を記載します。



役に立つ情報を記載します。



用語の説明や補足的な説明を記載します。

2.5. ユーザー限定コンテンツ

アットマークテクノ Armadillo サイトで購入製品登録を行うと、製品をご購入いただいたユーザーに限定して公開している限定コンテンツにアクセスできるようになります。主な限定コンテンツには、下記のものがあります。

- ・ 各種信頼性試験データ
- ・ 納入仕様書等製造関連情報
- ・ 開発ボードの回路図・部品表

2.6. 本書および関連ファイルのバージョンについて

本書を含めた関連マニュアル、ソースファイルやイメージファイルなどの関連ファイルは最新版を使用することをおすすめいたします。本書を読み始める前に、Armadillo サイトで最新版の情報をご確認ください。

Armadillo サイト - Armadillo-900 ドキュメントダウンロード

<https://armadillo.atmark-techno.com/armadillo-900/resources/documents>

2.7. 注意事項

2.7.1. 安全に関する注意事項

本製品を安全にご使用いただくために、特に以下の点にご注意ください。



- ・ ご使用の前に必ず製品マニュアルおよび関連資料をお読みにになり、使用上の注意を守って正しく安全にお使いください。
- ・ マニュアルに記載されていない操作・拡張などを行う場合は、弊社 Web サイトに掲載されている資料やその他技術情報を十分に理解した上で、お客様自身の責任で安全にお使いください。
- ・ 水・湿気・ほこり・油煙等の多い場所に設置しないでください。火災、故障、感電などの原因になる場合があります。
- ・ 本製品に搭載されている部品の一部は、発熱により高温になる場合があります。周囲温度や取扱いによってはやけどの原因となる恐れがあります。本体の電源が入っている間、または電源切断後本体の温度が下がるまでの間は、基板上の電子部品、及びその周辺部分には触れないでください。

- ・ 本製品を使用して、お客様の仕様による機器・システムを開発される場合は、製品マニュアルおよび関連資料、弊社 Web サイトで提供している技術情報のほか、関連するデバイスのデータシート等を熟読し、十分に理解した上で設計・開発を行ってください。また、信頼性および安全性を確保・維持するため、事前に十分な試験を実施してください。
- ・ 本製品は、機能・精度において極めて高い信頼性・安全性が必要とされる用途(医療機器、交通関連機器、燃焼制御、安全装置等)での使用を意図しておりません。これらの設備や機器またはシステム等に使用された場合において、人身事故、火災、損害等が発生した場合、当社はいかなる責任も負いかねます。
- ・ 本製品には、一般電子機器用(OA 機器・通信機器・計測機器・工作機械等)に製造された半導体部品を使用しています。外来ノイズやサージ等により誤作動や故障が発生する可能性があります。万一誤作動または故障などが発生した場合に備え、生命・身体・財産等が侵害されることのないよう、装置としての安全設計(リミットスイッチやヒューズ・ブレーカー等の保護回路の設置、装置の多重化等)に万全を期し、信頼性および安全性維持のための十分な措置を講じた上でお使いください。
- ・ 電池をご使用の際は、極性(プラスとマイナス)を逆にして装着しないでください。また、電池の使用推奨期限を過ぎた場合や RTC の時刻を保持できなくなった場合には、直ちに電池を交換してください。そのまま使用すると、電池が漏液、発熱、破裂したり、ケガや製品の故障の原因となります。万一、漏れた液が身体に付着した場合は多量の水で洗い流してください。
- ・ 無線 LAN 機能を搭載した製品は、心臓ペースメーカーや補聴器などの医療機器、火災報知器や自動ドアなどの自動制御器、電子レンジ、高度な電子機器やテレビ・ラジオに近接する場所、移動体識別用の構内無線局および特定小電力無線局の近くで使用しないでください。製品が発生する電波によりこれらの機器の誤作動を招く恐れがあります。

2.7.2. 取扱い上の注意事項

本製品に恒久的なダメージをあたえないよう、取扱い時には以下のような点にご注意ください。

本製品の改造	本製品に改造 ^[1] を行った場合は保証対象外となりますので十分ご注意ください。また、改造やコネクタ等の増設 ^[2] を行う場合は、作業前に必ず動作確認を行ってください。
静電気	本製品には CMOS デバイスを使用しており、静電気により破壊されるおそれがあります。本製品を開封するときは、低湿度状態にならないよう注意し、静電防止用マットの使用、導電靴や人体アースなどによる作業者の帯電防止対策、備品の放電対策、静電気対策を施された環境下で行ってください。また、本製品を保管する際は、静電気を帯びやすいビニール袋やプラスチック容器などは避け、導電袋や導電性の容器・ラックなどに収納してください。

^[1]本書を含めた関連マニュアルで改造方法を記載している箇所および、コネクタ非搭載箇所へのコネクタ等の増設は除く。

^[2]改造やコネクタを増設する際にはマスキングを行い、周囲の部品に半田くず、半田ボール等付着しないよう十分にご注意ください。

- ラッチアップ** 電源および入出力からの過大なノイズやサージ、電源電圧の急激な変動等により、使用している CMOS デバイスがラッチアップを起こす可能性があります。いったんラッチアップ状態となると、電源を切断しないかぎりこの状態が維持されるため、デバイスの破損につながる可能性があります。ノイズの影響を受けやすい入出力ラインには、保護回路を入れることや、ノイズ源となる装置と共通の電源を使用しない等の対策をとることをお勧めします。
- 衝撃** 落下や衝撃などの強い振動を与えないでください。
- 使用場所の制限** 無線機能を搭載した製品は、テレビ・ラジオに近接する場所で使用すると、受信障害を招く恐れがあります。
- 振動** 振動が発生する環境では、Armadillo が動かないよう固定して使用してください。

2.7.3. 保証について

本製品の本体基板は、製品に添付もしくは弊社 Web サイトに記載している「製品保証規定」に従い、ご購入から標準で 1 年間の交換保証を行っております。添付品およびソフトウェアは保証対象外となりますのでご注意ください。

また、製品を安心して長い期間ご利用いただくために、保証期間を 2 年または 3 年間に延長できる「延長保証サービス」をオプションで提供しています。詳細は「製品保証サービス」を参照ください。

製品保証サービス <https://armadillo.atmark-techno.com/support/warranty>

製品保証規定 <https://armadillo.atmark-techno.com/support/warranty/policy>

2.7.4. 輸出について

- ・ 当社製品は、原則として日本国内での使用を想定して開発・製造されています。
- ・ 海外の法令および規則への適合については当社はなんらの保証を行うものではありません。
- ・ 当社製品を輸出するときは、輸出者の責任において、日本国および関係する諸外国の輸出関連法令に従い、必要な手続きを行っていただきますようお願いいたします。
- ・ 日本国およびその他関係諸国による制裁または通商停止を受けている国家、組織、法人または個人に対し、当社製品を輸出、販売等することはできません。
- ・ 当社製品および関連技術は、大量破壊兵器の開発等の軍事目的、その他国内外の法令により製造・使用・販売・調達が禁止されている機器には使用することができません。

2.7.5. 商標について

- ・ Armadillo は株式会社アットマークテクノの登録商標です。その他の記載の商品名および会社名は、各社・各団体の商標または登録商標です。™、®マークは省略しています。
- ・ SD、SDHC、SDXC、microSD、microSDHC、microSDXC、SDIO ロゴは SD-3C, LLC の商標です。



3. 概要

3.1. 仕様

Armadillo-900 の主な仕様は次のとおりです。

表 3.1 仕様

型番	A9000-U00Z
プロセッサ	NXP Semiconductors i.MX 8ULP ARM Cortex-A35 x 2 ・ 命令/データキャッシュ 32KByte/32KByte ・ L2 キャッシュ 512KByte ・ 内部 SRAM 64KByte ・ メディアプロセッシングエンジン(NEON)搭載 ARM Cortex-M33 x 1 ・ 命令/データキャッシュ 32KByte/32KByte ・ 内部共有メモリ 768KByte
システムクロック	CPU コアクロック(ARM Cortex-A35): 800MHz CPU コアクロック(ARM Cortex-M33): 216MHz DDR クロック: 528MHz 源発振クロック: 32.768kHz, 24MHz
RAM	LPDDR4x: 1GByte バス幅: 32bit
ROM	eMMC: 3.8GB(3.6GiB) ^[a]
GPU	Open GL® ES 3.1, OpenCL™, Vulkan® and Open VG1.1
LAN(Ethernet)	Ethernet PHY x 1 100BASE-TX/10BASE-T, AUTO-MDIX 対応
USB	USB2.0(Host/Device) x 2 High Speed
SD	SD x 1 SD ブート対応
カレンダー時計	i.MX 8ULP 内蔵 RTC ^[b]
カメラ入力	MIPI CSI-2 (2 レーン) x 1
ビデオ出力	MIPI DSI (4 レーン) x 1
セキュアエレメント	NXP Semiconductors SE050
拡張インターフェース	GPIO x 80, SDIO x 1, UART x 5, CAN x 1, I2C x 3, SPI x 2, ADC x 19, I2S x 3 他 ^[c]
メンテナンスポート	APD 用シリアルコンソール(UART) x 1, RTD 用シリアルコンソール(UART) x 1, JTAG x 1 ^[d]
入力電源	DC 5V±10%
消費電力(参考値)	約 0.05mW(シャットダウン時) 約 6mW(ディープスリープ時) 約 60mW(スリープ時) 約 520mW(アクティブ時) 約 1,300mW(最大消費電力) ^[e]
動作温度範囲	-20~+70℃ (結露なきこと)
外形サイズ	31 x 31 mm, BGA(284 ピン)

^[a]pSLC での数値です。出荷時 pSLC に設定しています。

^[b]I2C バスを利用した外付け RTC も接続可能です。

^[c]マルチプレクス可能な最大数です。

^[d]RTD 用シリアルコンソールと JTAG の使用は排他になります。

^[e]動画再生、CPU 高負荷 (stress コマンド)、Ethernet 通信状態で、外部デバイスに電源を供給しない場合の電力です。

3.2. 外観

Armadillo-900 の外観は以下のとおりです。

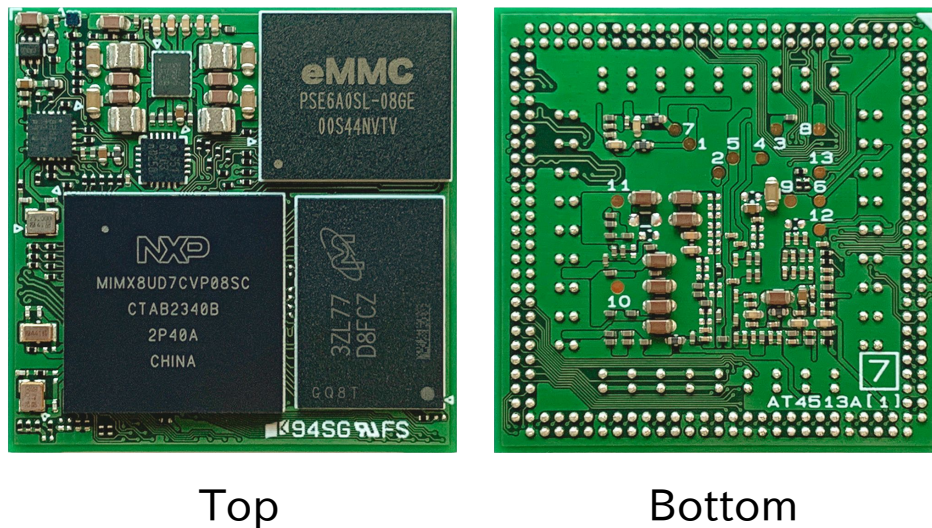


図 3.1 Armadillo-900 外観

3.3. ブロック図

Armadillo-900 のブロック図は次のとおりです。

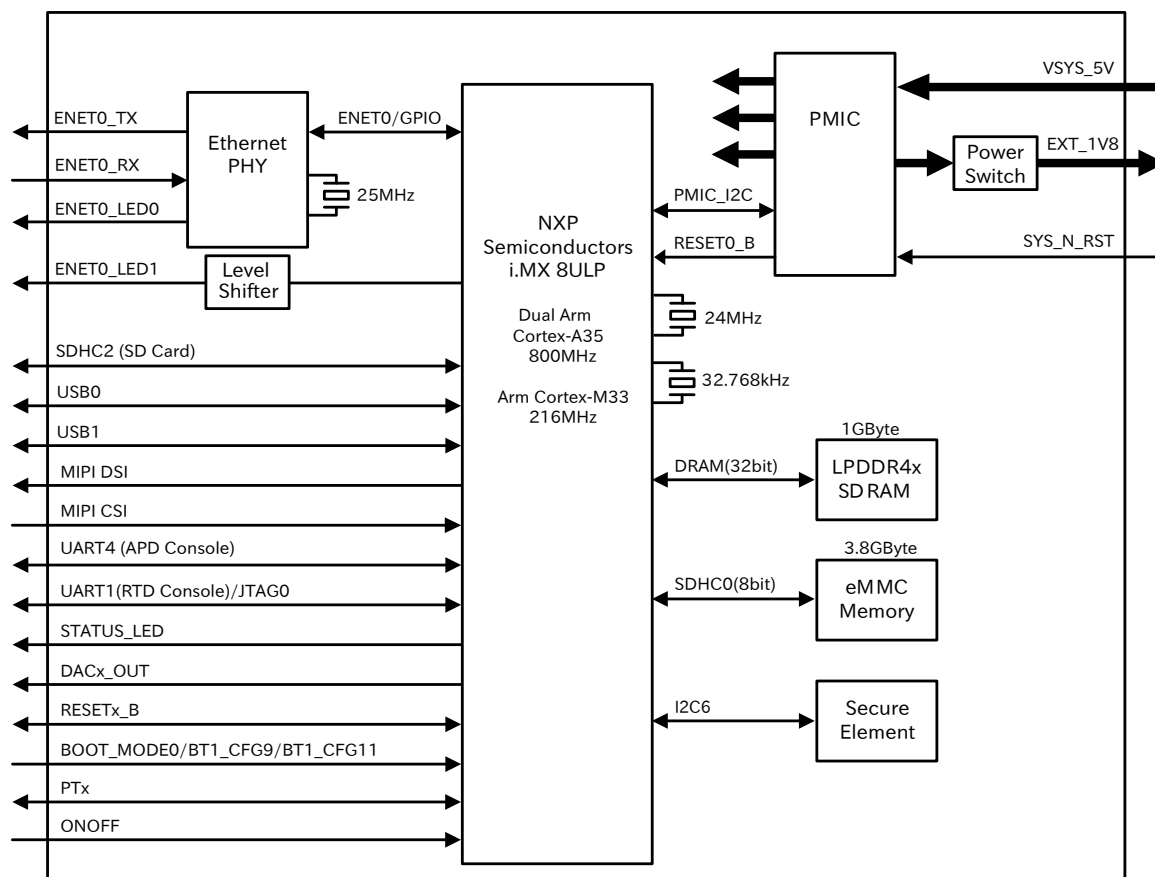
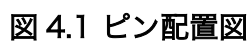


図 3.2 ブロック図

4.1. ピン配置



4.2. 各ピン説明

表 4.1 ピンタイプ

ピンタイプ	説明
PI	Power input
PO	Power output
I/O	Input/output
I	Input
O	Output

表 4.2 各ピン説明

ピン名称	ピン番号	i.MX 8ULP との接続	電源システム	タイプ	説明
VSYS_5V	A12, B12, A13, B13, A14, B14	-	-	PI	5V 電源入力
EXT_1V8	A3, B3	-	-	PO	1.8V 電源出力 Max 250mA
BUCK1_1V8	AJ11	-	-	PO	BOOT_MODE0 ピン ブルアップ用 1.8V 電源
PTA2	AJ5	PTA2	1.8V	I/O	マルチプレクス可能な GPIO
PTA3	AJ4	PTA3	1.8V	I/O	マルチプレクス可能な GPIO
PTA4	AG2	PTA4	1.8V	I/O	マルチプレクス可能な GPIO
PTA5	AG1	PTA5	1.8V	I/O	マルチプレクス可能な GPIO
PTA8	AJ7	PTA8	1.8V	I/O	マルチプレクス可能な GPIO
PTA9	AH7	PTA9	1.8V	I/O	マルチプレクス可能な GPIO
PTA10	AH8	PTA10	1.8V	I/O	マルチプレクス可能な GPIO
PTA11	AJ8	PTA11	1.8V	I/O	マルチプレクス可能な GPIO
PTA12	AH4	PTA12	1.8V	I/O	マルチプレクス可能な GPIO
PTA13	AJ3	PTA13	1.8V	I/O	マルチプレクス可能な GPIO
PTA14	AJ6	PTA14	1.8V	I/O	マルチプレクス可能な GPIO
PTA15	AH9	PTA15	1.8V	I/O	マルチプレクス可能な GPIO
PTA16	AH10	PTA16	1.8V	I/O	マルチプレクス可能な GPIO
PTA17	AJ10	PTA17	1.8V	I/O	マルチプレクス可能な GPIO
PTA18	AJ9	PTA18	1.8V	I/O	マルチプレクス可能な GPIO
PTA19	AH3	PTA19	1.8V	I/O	マルチプレクス可能な GPIO
JTAG0_TMS/ LPUART1_CTS_B	AJ15	PTA20	1.8V	I(JTAG) I(UART)	JTAG TMS/Real-time domain コンソール用 UART CTS
JTAG0_TDO/ LPUART1_RTS_B	AJ16	PTA21	1.8V	O(JTAG) O(UART)	JTAG TDO/Real-time domain コンソール用 UART RTS
JTAG0_TDI/ LPUART1_TX	AH15	PTA22	1.8V	I(JTAG) O(UART)	JTAG TDI/Real-time domain コンソール用 UART TX
JTAG0_TCK/ LPUART1_RX	AJ17	PTA23	1.8V	I(JTAG) I(UART)	JTAG TCK/Real-time domain コンソール用 UART RX
PTA24	AH5	PTA24	1.8V	I/O	マルチプレクス可能な GPIO
PTB0	AJ18	PTB0	1.8V	I/O	マルチプレクス可能な GPIO
PTB1	AH18	PTB1	1.8V	I/O	マルチプレクス可能な GPIO
PTB2	AJ19	PTB2	1.8V	I/O	マルチプレクス可能な GPIO
PTB3	AH19	PTB3	1.8V	I/O	マルチプレクス可能な GPIO
PTB4	P2	PTB4	1.8V	I/O	マルチプレクス可能な GPIO
PTB5	R2	PTB5	1.8V	I/O	マルチプレクス可能な GPIO
PTB6	AJ22	PTB6	1.8V	I/O	マルチプレクス可能な GPIO
PTB12	AH21	PTB12	1.8V	I/O	マルチプレクス可能な GPIO
PTB13	AH22	PTB13	1.8V	I/O	マルチプレクス可能な GPIO

ピン名称	ピン番号	i.MX 8ULP との接続	電源システム	タイプ	説明
PTB14	AJ21	PTB14	1.8V	I/O	マルチプレクス可能な GPIO
PTC0	AJ24	PTC0	1.8V	I/O	マルチプレクス可能な GPIO
PTC1	AH24	PTC1	1.8V	I/O	マルチプレクス可能な GPIO
PTC2	Y28	PTC2	1.8V	I/O	マルチプレクス可能な GPIO
PTC3	AJ25	PTC3	1.8V	I/O	マルチプレクス可能な GPIO
PTC4	AH25	PTC4	1.8V	I/O	マルチプレクス可能な GPIO
STATUS_LED	AH26	PTC5	1.8V	I/O	ステータス確認 LED 制御用信号
PTC6	AC29	PTC6	1.8V	I/O	マルチプレクス可能な GPIO
PTC7	AD29	PTC7	1.8V	I/O	マルチプレクス可能な GPIO
PTC8	Y29	PTC8	1.8V	I/O	マルチプレクス可能な GPIO
PTC9	AE28	PTC9	1.8V	I/O	マルチプレクス可能な GPIO
PTC10	AG28	PTC10	1.8V	I/O	マルチプレクス可能な GPIO
PTC11	AH27	PTC11	1.8V	I/O	マルチプレクス可能な GPIO
PTC12	AJ27	PTC12	1.8V	I/O	マルチプレクス可能な GPIO
PTC13	AJ26	PTC13	1.8V	I/O	マルチプレクス可能な GPIO
PTC14	AC28	PTC14	1.8V	I/O	マルチプレクス可能な GPIO
PTC15	AE29	PTC15	1.8V	I/O	マルチプレクス可能な GPIO
PTC16	AA28	PTC16	1.8V	I/O	マルチプレクス可能な GPIO
PTC17	AD28	PTC17	1.8V	I/O	マルチプレクス可能な GPIO
PTC18	AG29	PTC18	1.8V	I/O	マルチプレクス可能な GPIO
PTC19	AF28	PTC19	1.8V	I/O	マルチプレクス可能な GPIO
PTC20	AB28	PTC20	1.8V	I/O	マルチプレクス可能な GPIO
PTC21	AF29	PTC21	1.8V	I/O	マルチプレクス可能な GPIO
PTC22	AA29	PTC22	1.8V	I/O	マルチプレクス可能な GPIO
PTC23	AB29	PTC23	1.8V	I/O	マルチプレクス可能な GPIO
PTD12	A26	PTD12	1.8V	I/O	マルチプレクス可能な GPIO
PTD13	A27	PTD13	1.8V	I/O	マルチプレクス可能な GPIO
PTD14	B25	PTD14	1.8V	I/O	マルチプレクス可能な GPIO
PTD15	A24	PTD15	1.8V	I/O	マルチプレクス可能な GPIO
PTD16	B24	PTD16	1.8V	I/O	マルチプレクス可能な GPIO
PTD17	A25	PTD17	1.8V	I/O	マルチプレクス可能な GPIO
PTD18	B21	PTD18	1.8V	I/O	マルチプレクス可能な GPIO
PTD19	A22	PTD19	1.8V	I/O	マルチプレクス可能な GPIO
PTD20	A23	PTD20	1.8V	I/O	マルチプレクス可能な GPIO
PTD21	B22	PTD21	1.8V	I/O	マルチプレクス可能な GPIO
PTD22	B19	PTD22	1.8V	I/O	マルチプレクス可能な GPIO
PTD23	B20	PTD23	1.8V	I/O	マルチプレクス可能な GPIO
SDHC2_D1	A9	PTE0	1.8V	I/O	SD ブート用 SD DAT1
SDHC2_D0	B9	PTE1	1.8V	I/O	SD ブート用 SD DAT0
SDHC2_CLK	B8	PTE2	1.8V	O	SD ブート用 SD CLK
SDHC2_CMD	B7	PTE3	1.8V	I/O	SD ブート用 SD CMD
SDHC2_D3	A10	PTE4	1.8V	I/O	SD ブート用 SD DAT3
SDHC2_D2	B10	PTE5	1.8V	I/O	SD ブート用 SD DAT2
PTE6	B18	PTE6	1.8V	I/O	マルチプレクス可能な GPIO
PTE7	A8	PTE7	1.8V	I/O	マルチプレクス可能な GPIO
PTE8	B17	PTE8	1.8V	I/O	マルチプレクス可能な GPIO
PTE9	A16	PTE9	1.8V	I/O	マルチプレクス可能な GPIO
PTE10	A17	PTE10	1.8V	I/O	マルチプレクス可能な GPIO
PTE11	B16	PTE11	1.8V	I/O	マルチプレクス可能な GPIO
PTF2	B4	PTF2	1.8V	I/O	マルチプレクス可能な GPIO
PTF3	A4	PTF3	1.8V	I/O	マルチプレクス可能な GPIO
PTF4	T2	PTF4	1.8V	I/O	マルチプレクス可能な GPIO

ピン名称	ピン番号	i.MX 8ULP との接続	電源システム	タイプ	説明
PTF5	U2	PTF5	1.8V	I/O	マルチプレクス可能な GPIO
PTF6	F2	PTF6	1.8V	I/O	マルチプレクス可能な GPIO
PTF7	C1	PTF7	1.8V	I/O	マルチプレクス可能な GPIO
LPUART4_CTS_B	E1	PTF8	1.8V	I	Application domain コンソール用 UART CTS
LPUART4_RTS_B	C2	PTF9	1.8V	O	Application domain コンソール用 UART RTS
LPUART4_TX	D1	PTF10	1.8V	O	Application domain コンソール用 UART TX
LPUART4_RX	D2	PTF11	1.8V	I	Application domain コンソール用 UART RX
PTF16	F1	PTF16	1.8V	I/O	マルチプレクス可能な GPIO
BT1_CFG9	AA2	PTF17	-	I	ブートモード設定用信号
BT1_CFG11	AA1	PTF19	-	I	
PTF24	K2	PTF24	1.8V	I/O	マルチプレクス可能な GPIO
PTF25	L2	PTF25	1.8V	I/O	マルチプレクス可能な GPIO
PTF26	L1	PTF26	1.8V	I/O	マルチプレクス可能な GPIO
SDHC2_WP	P1	PTF27	1.8V	I	SD ブート用 SD WP
SDHC2_CD	M1	PTF28	1.8V	I	SD ブート用 SD CD
SDHC2_VS	N2	PTF29	1.8V	O	SD ブート用 SD VS
PTF30	M2	PTF30	1.8V	I/O	マルチプレクス可能な GPIO
PTF31	N1	PTF31	1.8V	I/O	マルチプレクス可能な GPIO
ENET0_RXP	G2	-	-	I	Ethernet 差動入力ペア
ENET0_RXN	H1	-	-	I	
ENET0_TXP	J1	-	-	O	Ethernet 差動出力ペア
ENET0_TXN	J2	-	-	O	
ENET0_LED0	A5	-	3.3V	O	Ethernet LED 制御用信号(Link/Activity)
ENET0_LED1	A6	-	3.3V	O	Ethernet LED 制御用信号(Speed)
SYS_N_RST	B6	-	-	I	PMIC リセット信号
BOOT_MODE0	AH11	BOOT_M ODE0	-	I	ブートモード設定用信号
DAC0_OUT	AH12	DAC0_O UT	1.8V	O	アナログ出力
DAC1_OUT	AH13	DAC1_O UT	1.8V	O	アナログ出力
RESET0_B	AF1	RESET0_B	-	I/O	M33 コアリセット信号
RESET1_B	AE2	RESET1_B	-	I/O	A35 コアリセット信号
ONOFF	AD2	ONOFF	-	I	ONOFF 制御信号
CSI_CLK_P	E29	CSI_CLK_P	-	I	MIPI CSI clock 差動入力ペア
CSI_CLK_N	E28	CSI_CLK_N	-	I	
CSI_DATA0_P	C29	CSI_DAT A0_P	-	I	MIPI CSI data0 差動入力ペア
CSI_DATA0_N	C28	CSI_DAT A0_N	-	I	
CSI_DATA1_P	D29	CSI_DAT A1_P	-	I	MIPI CSI data1 差動入力ペア
CSI_DATA1_N	D28	CSI_DAT A1_N	-	I	

ピン名称	ピン番号	i.MX 8ULP との接続	電源システム	タイプ	説明
DSI_CLK_P	G29	DSI_CLK_P	-	O	MIPI DSI clock 差動出力ペア
DSI_CLK_N	G28	DSI_CLK_N	-	O	
DSI_DATA0_P	K29	DSI_DATA0_P	-	O	MIPI DSI data0 差動出力ペア
DSI_DATA0_N	K28	DSI_DATA0_N	-	O	
DSI_DATA1_P	J29	DSI_DATA1_P	-	O	MIPI DSI data1 差動出力ペア
DSI_DATA1_N	J28	DSI_DATA1_N	-	O	
DSI_DATA2_P	L29	DSI_DATA2_P	-	O	MIPI DSI data2 差動出力ペア
DSI_DATA2_N	L28	DSI_DATA2_N	-	O	
DSI_DATA3_P	H29	DSI_DATA3_P	-	O	MIPI DSI data3 差動出力ペア
DSI_DATA3_N	H28	DSI_DATA3_N	-	O	
USB0_VBUS_DETE CT	AB2	USB0_VBUS_DETE CT	-	I	USB0 VBUS detection Typ 5.0V(min 4.0V, max 5.5V)
USB0_DP	V1	USB0_DP	-	I/O	USB 差動入出力ペア
USB0_DM	V2	USB0_DM	-	I/O	
USB1_VBUS_DETE CT	AC1	USB1_VBUS_DETE CT	-	I	USB1 VBUS detection Typ 5.0V(min 4.0V, max 5.5V)
USB1_DP	Y1	USB1_DP	-	I/O	USB 差動入出力ペア
USB1_DM	W2	USB1_DM	-	I/O	
RESERVED	AD1, AC2, T1, R1	-	-	-	接続禁止

ピン名称	ピン番号	i.MX 8ULP と の接続	電源 系統	タイプ	説明
GND	A2, A7, A11, A15, A18, A19, A20, A21, A28, B1, B2, B5, B11, B15, B23, B26, B27, B28, B29, E2, F28, F29, G1, H2, K1, M28, M29, N28, N29, P28, P29, R28, R29, T28, T29, U1, U28, U29, V28, V29, W1, W28, W29, Y2, AB1, AE1, AF2, AH1, AH2, AH6, AH14, AH16, AH17, AH20, AH23, AH28, AH29, AJ2, AJ12, AJ13, AJ14, AJ20, AJ23, AJ28, D7, D9, D11, D13, D15, D17, D19, D21, D23, E7, E9, E11, E13, E15, E17, E19, E21, E23, G4, G5, G25, G26, J4, J5, J25, J26, L4, L5, L25, L26, N4, N5, N25, N26, R4, R5, R25, R26, U4, U5, U25, U26, W4, W5, W25, W26, AA4, AA5, AA25, AA26, AC4, AC5, AC25, AC26, AE7, AE9, AE11, AE13, AE15, AE17, AE19, AE21, AE23, AF7, AF9, AF11, AF13, AF15, AF17, AF19, AF21, AF23	-	-	-	

5. インターフェース

Armadillo-900 の各インターフェースについて説明します。

5.1. 電源入力

Armadillo-900 は、6 つの電源入力ピン VSYS_5V から電源を入力します。必要に応じて、コンデンサやフィルタを追加してください。

表 5.1 電源入力ピン

ピン名称	ピン番号	タイプ	説明
VSYS_5V	A12, B12, A13, B13, A14, B14	PI	5V 電源入力
GND	A2, A7, A11, A15, A18, A19, A20, A21, A28, B1, B2, B5, B11, B15, B23, B26, B27, B28, B29, E2, F28, F29, G1, H2, K1, M28, M29, N28, N29, P28, P29, R28, R29, T28, T29, U1, U28, U29, V28, V29, W1, W28, W29, Y2, AB1, AE1, AF2, AH1, AH2, AH6, AH14, AH16, AH17, AH20, AH23, AH28, AH29, AJ2, AJ12, AJ13, AJ14, AJ20, AJ23, AJ28, D7, D9, D11, D13, D15, D17, D19, D21, D23, E7, E9, E11, E13, E15, E17, E19, E21, E23, G4, G5, G25, G26, J4, J5, J25, J26, L4, L5, L25, L26, N4, N5, N25, N26, R4, R5, R25, R26, U4, U5, U25, U26, W4, W5, W25, W26, AA4, AA5, AA25, AA26, AC4, AC5, AC25, AC26, AE7, AE9, AE11, AE13, AE15, AE17, AE19, AE21, AE23, AF7, AF9, AF11, AF13, AF15, AF17, AF19, AF21, AF23	-	



電源投入時は、VSYS_5V が 100mV 以下になっていることを確認してください。残留電圧が 100mV を超えている状態で電源を投入した場合、正常に起動しない可能性があります。

5.2. ブートモードの設定

Armadillo-900 は、ブートモード設定用信号を制御することで、eMMC ブートと SD ブートを選択可能です。SD ブートの場合は、SDHC2 に接続された SD カードからブートします。ブートモード設定用信号は、BOOT_MODE0、BT1_CFG9、BT1_CFG11 です。各ブートモードとブートモード設定用信号の設定は以下のとおりです。

表 5.2 BOOT_MODE0/BT1_CFG9/BT1_CFG11 の設定とブートモード

Boot Mode	BOOT_MODE0	BT1_CFG9	BT1_CFG11
eMMC boot	Low	Open	Open
SD boot	Low	High	High

BOOT_MODE0 は必ずプルダウンまたは GND に接続してください。BT1_CFG9 と BT1_CFG11 を High に設定する場合は、EXT_1V8 にプルアップする必要があります。プルアップ抵抗は 4.7kΩ としてください。BT1_CFG9 と BT1_CFG11 の論理は必ず一致している必要があります。ブートモード設

定用信号の設定は、Armadillo-900 のリセット中にラッチされ、リセット解除後に設定されたブートモードで起動します。

DIP スイッチを使用して eMMC ブートと SD ブートを切り替える場合の参考回路は以下のとおりです。

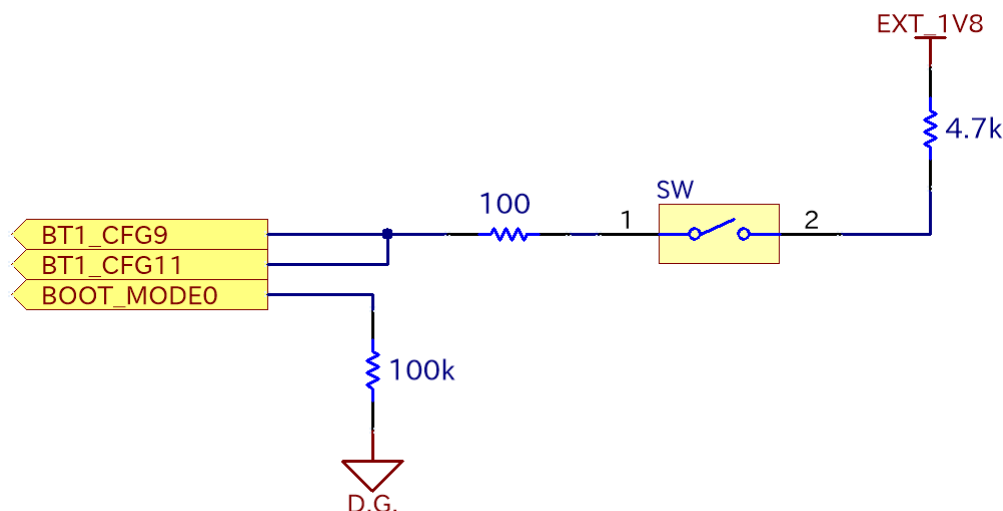


図 5.1 BOOT_MODE0/BT1_CFG9/BT1_CFG11 参考回路例

5.3. EXT_1V8

EXT_1V8 は、1.8V の電圧出力ピンです。外部で 1.8V 電源が必要な場合に利用可能です。最大出力電流は 250mA(2 ピン合計)です。

表 5.3 EXT_1V8 ピン

ピン名称	ピン番号	タイプ	説明
EXT_1V8	A3, B3	PO	1.8V 電源出力

表 5.4 EXT_1V8 仕様

項目	Min.	Typ.	Max.	単位
出力電圧	1.71	1.8	1.89	V
許容電流	-	-	250	mA

5.4. SD インターフェース

SD カードを接続したり、SDIO として利用するための SD 信号です。Armadillo-900 を SD ブートする場合、SD インターフェース(SDHC2 信号)に接続された SD カードからブートします。主な機能は以下のとおりです。

- SD Host Controller Standard Specification version 2.0/3.0 準拠
- SD Memory Card Specification version 3.0 互換
- SDIO Specification version 2.0/3.0 互換
- バス幅: 1bit or 4bit
- スピードモード: Default Speed(24MHz), High Speed(49MHz), UHS-I (195MHz)

・ カードディテクトサポート

表 5.5 SD 信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
SDHC2_CLK	B8	PTE2	1.8V	O	SD クロック信号
SDHC2_CMD	B7	PTE3	1.8V	I/O	SD コマンド/レスポンス信号
SDHC2_D0	B9	PTE1	1.8V	I/O	SD データ信号(bit0)
SDHC2_D1	A9	PTE0	1.8V	I/O	SD データ信号(bit1)
SDHC2_D2	B10	PTE5	1.8V	I/O	SD データ信号(bit2)
SDHC2_D3	A10	PTE4	1.8V	I/O	SD データ信号(bit3)
SDHC2_WP	P1	PTF27	1.8V	I	SD ライトプロテクト信号
SDHC2_CD	M1	PTF28	1.8V	I	SD カードディテクト信号
SDHC2_VS	N2	PTF29	1.8V	O	SD バス電圧選択信号

SD カードを接続する場合、SD 信号の電源系統は 1.8V 固定のため、SD カードのバス電圧 1.8V/3.3V 切り替えに対応するには 1.8V/3.3V 電圧セレクトとレベルシフタでバス電圧を切り替える構成が必要です。microSD カードを接続する場合の推奨構成は以下のとおりです。

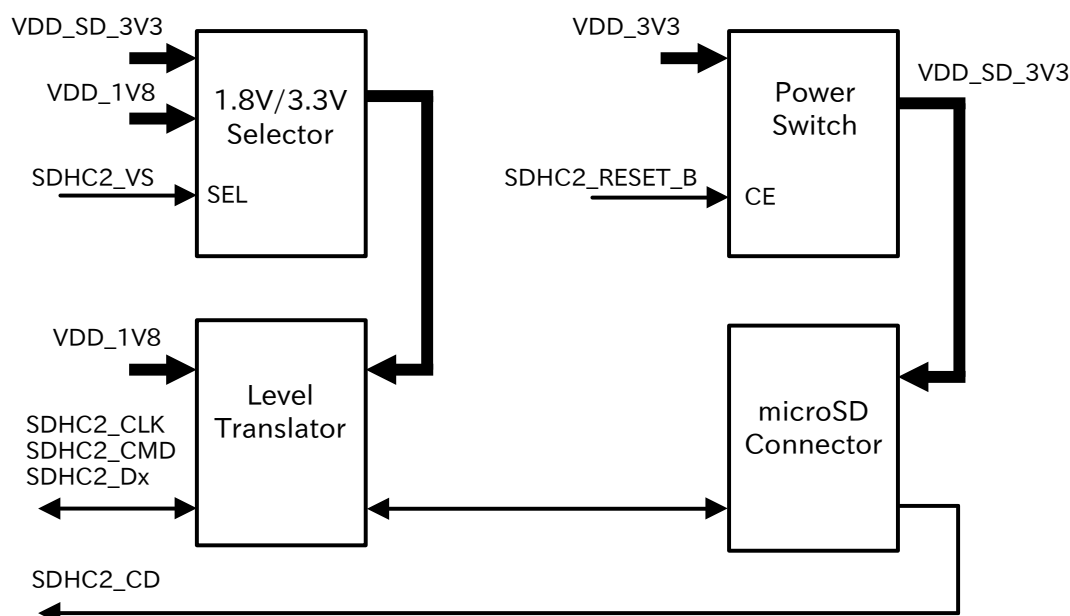


図 5.2 SD 回路構成



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.5. Ethernet インターフェース

Armadillo-900 には、10BASE-T/100BASE-TX に対応した EthernetPHY が搭載されています。主な機能は以下のとおりです。

- ・ 通信速度: 100Mbps (100BASE-TX), 10Mbps (10BASE-T)
- ・ 通信モード: Full-Duplex (全二重), Half-Duplex (半二重)
- ・ Auto Negotiation サポート
- ・ キャリア検知サポート
- ・ リンク検出サポート

表 5.6 Ethernet 信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
ENETO_TXP	J1	-	-	O	Ethernet 差動出力ペア
ENETO_TXN	J2	-	-	O	
ENETO_RXP	G2	-	-	I	Ethernet 差動入力ペア
ENETO_RXN	H1	-	-	I	
ENETO_LED0	A5	-	3.3V	O	Ethernet LED 制御用信号(Link/Activity)
ENETO_LED1	A6	-	3.3V	O	Ethernet LED 制御用信号(Speed)

ENETO_TXP と ENETO_TXN のペア、ENETO_RXP と ENETO_RXN のペアは差動信号です。配線は GND に対して 50Ω のインピーダンス、差動インピーダンスは 100Ω で配線する必要があります。未使用時は何も接続しないでください。

トランス内蔵タイプの RJ45 コネクタと接続する場合の参考回路は以下のとおりです。LED の電流制限抵抗は使用する LED の特性に合わせて変更してください。

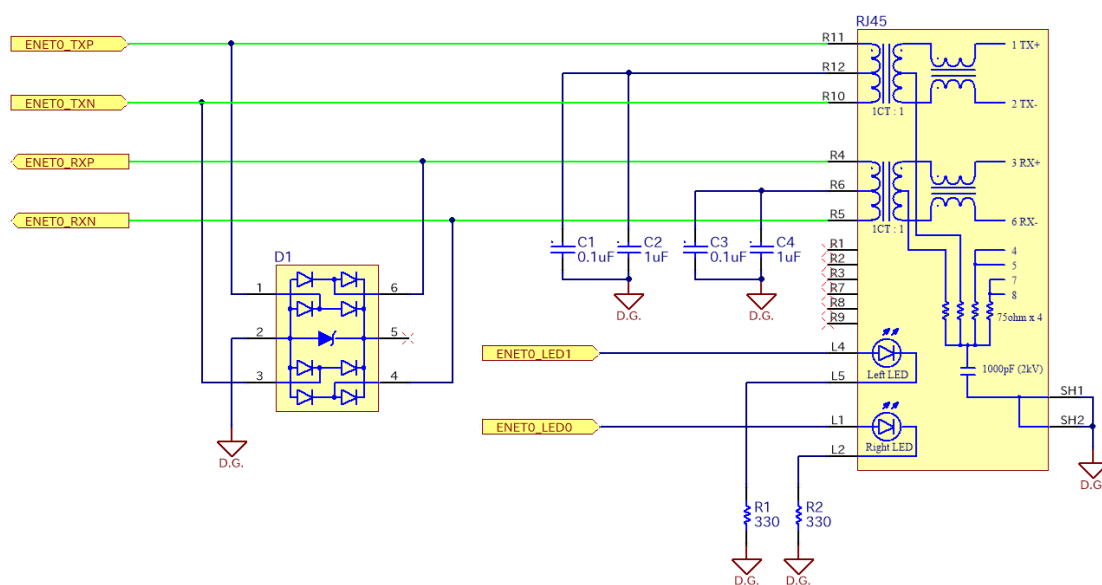


図 5.3 Ethernet 参考回路例

5.6. USB インターフェース

Armadillo-900 は USB Host または USB Device として 2 ポートの USB インターフェースが利用可能です。主な機能は以下のとおりです。

- ・ Universal Serial Bus Specification Revision 2.0 準拠

- ・ Enhanced Host Controller Interface (EHCI) 準拠
- ・ 転送レート: USB2.0 High-Speed (480Mbps), Full-Speed (12Mbps), Low-Speed (1.5Mbps)

表 5.7 USB 信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
USB0_DP	V1	USB0_DP	-	I/O	USB0 差動入出力ペア
USB0_DM	V2	USB0_DM	-	I/O	
USB0_VBUS_DETECT	AB2	USB0_VBUS_DETECT	-	I	USB0 VBUS ディテクト信号
USB1_DP	Y1	USB1_DP	-	I/O	USB1 差動入出力ペア
USB1_DM	W2	USB1_DM	-	I/O	
USB1_VBUS_DETECT	AC1	USB1_VBUS_DETECT	-	I	USB1 VBUS ディテクト信号

USB0_DM と USB0_DP のペア、USB1_DM と USB1_DP のペアは差動信号です。配線は GND に対して 45Ω のインピーダンス、差動インピーダンスは 90Ω で配線する必要があります。

未使用時、USB0_DM、USB0_DP、USB1_DM、USB1_DP には何も接続しないでください。USB0_VBUS_DETECT、USB1_VBUS_DETECT は 10kΩ でグランドに接続してください。



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.7. UART(APD)インターフェース

APD(Application Domain)用のコンソールとして利用することを想定した UART です。

表 5.8 UART(APD)信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
LPUART4_TX	D1	PTF10	1.8V	O	UART TX 信号
LPUART4_RX	D2	PTF11	1.8V	I	UART RX 信号
LPUART4_CTS_B	E1	PTF8	1.8V	I	UART CTS 信号
LPUART4_RTS_B	C2	PTF9	1.8V	O	UART RTS 信号



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.8. UART(RTD)インターフェース

RTD(Real Time Domain)用のコンソールとして利用することを想定した UART です。RTD(Real Time Domain)コンソール用の UART と JTAG は同じピンを使用するため、どちらかの機能にマルチプレクスして使用します。デフォルトでは、JTAG にマルチプレクスされています。

表 5.9 UART(RTD)信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
JTAG0_TMS/ LPUART1_CTS_B	AJ15	PTA20	1.8V	I	UART CTS 信号
JTAG0_TDO/ LPUART1_RTS_B	AJ16	PTA21	1.8V	O	UART RTS 信号
JTAG0_TDI/ LPUART1_TX	AH15	PTA22	1.8V	O	UART TX 信号
JTAG0_TCK/ LPUART1_RX	AJ17	PTA23	1.8V	I	UART RX 信号



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.9. JTAG インターフェース

デバッグ用の JTAG です。JTAG は RTD(Real Time Domain)コンソール用の UART と同じピンを使用するため、どちらかの機能にマルチプレクスして使用します。デフォルトでは、JTAG にマルチプレクスされています。

表 5.10 JTAG 信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
JTAG0_TMS/ LPUART1_CTS_B	AJ15	PTA20	1.8V	I	JTAG TMS 信号
JTAG0_TDO/ LPUART1_RTS_B	AJ16	PTA21	1.8V	O	JTAG TDO 信号
JTAG0_TDI/ LPUART1_TX	AH15	PTA22	1.8V	I	JTAG TDI 信号
JTAG0_TCK/ LPUART1_RX	AJ17	PTA23	1.8V	I	JTAG TCK 信号



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.10. MIPI CSI インターフェース

最大 2 レーンの MIPI CSI-2 インターフェースです。

表 5.11 MIPI CSI 信号

ピン名称	ピン番号	i.MX 8ULP との 接続	電源系統	タイプ	説明
CSI_CLK_P	E29	CSI_CLK_P	-	I	MIPI CSI Clock 差動入力ペア
CSI_CLK_N	E28	CSI_CLK_N	-	I	
CSI_DATA0_P	C29	CSI_DATA0_P	-	I	MIPI CSI Data0 差動入力ペア
CSI_DATA0_N	C28	CSI_DATA0_N	-	I	
CSI_DATA1_P	D29	CSI_DATA1_P	-	I	MIPI CSI Data1 差動入力ペア
CSI_DATA1_N	D28	CSI_DATA1_N	-	I	

CSI_DATA0_N と CSI_DATA0_P のペア、CSI_DATA1_N と CSI_DATA1_P のペア、CSI_CLK_N と CSI_CLK_P のペアは差動信号です。配線は GND に対して 50Ω のインピーダンス、差動インピーダンスは 100Ω で配線する必要があります。未使用時は何も接続しないでください。



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.11. MIPI DSI インターフェース

最大 4 レーンの MIPI DSI インターフェースです。

表 5.12 MIPI DSI 信号

ピン名称	ピン番号	i.MX 8ULP との 接続	電源系統	タイプ	説明
DSI_CLK_P	G29	DSI_CLK_P	-	O	MIPI DSI Clock 差動入力ペア
DSI_CLK_N	G28	DSI_CLK_N	-	O	
DSI_DATA0_P	K29	DSI_DATA0_P	-	O	MIPI DSI Data0 差動入力ペア
DSI_DATA0_N	K28	DSI_DATA0_N	-	O	
DSI_DATA1_P	J29	DSI_DATA1_P	-	O	MIPI DSI Data1 差動入力ペア
DSI_DATA1_N	J28	DSI_DATA1_N	-	O	
DSI_DATA2_P	L29	DSI_DATA2_P	-	O	MIPI DSI Data2 差動入力ペア
DSI_DATA2_N	L28	DSI_DATA2_N	-	O	
DSI_DATA3_P	H29	DSI_DATA3_P	-	O	MIPI DSI Data3 差動入力ペア
DSI_DATA3_N	H28	DSI_DATA3_N	-	O	

DSI_DATA0_N と DSI_DATA0_P のペア、DSI_DATA1_N と DSI_DATA1_P のペア、DSI_DATA2_N と DSI_DATA2_P のペア、DSI_DATA3_N と DSI_DATA3_P のペア、DSI_CLK_N と DSI_CLK_P のペアは差動信号です。配線は GND に対して 50Ω のインピーダンス、差動インピーダンスは 100Ω で配線する必要があります。未使用時は何も接続しないでください。



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.12. DAC インターフェース

DAC0_OUT、DAC1_OUT は 12bit のデジタル・アナログコンバータ出力です。リファレンス電圧は 1.8V です。

表 5.13 DAC 信号

ピン名称	ピン番号	i.MX 8ULP との接続	電源系統	タイプ	説明
DAC0_OUT	AH12	DAC0_OUT	1.8V	O	アナログ出力
DAC1_OUT	AH13	DAC1_OUT	1.8V	O	アナログ出力

未使用時は何も接続しないでください。



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

5.13. STATUS_LED

STATUS_LED は、Armadillo-900 のステータス表示用 LED を制御するための信号です。Low で LED が消灯、ON で点灯する想定で制御されます。

表 5.14 STATUS_LED のデフォルト設定

ステータス	STATUS_LED
電源 OFF	Low
電源 ON	High
シャットダウン中	Blink(888ms 間隔)
アップデート中	Blink(222ms 間隔)
アップデート失敗	Blink(55ms 間隔)

STATUS_LED で LED を点灯/消灯させる場合の参考回路は以下のとおりです。LED の電流制限抵抗は使用する LED の特性に合わせて変更してください。

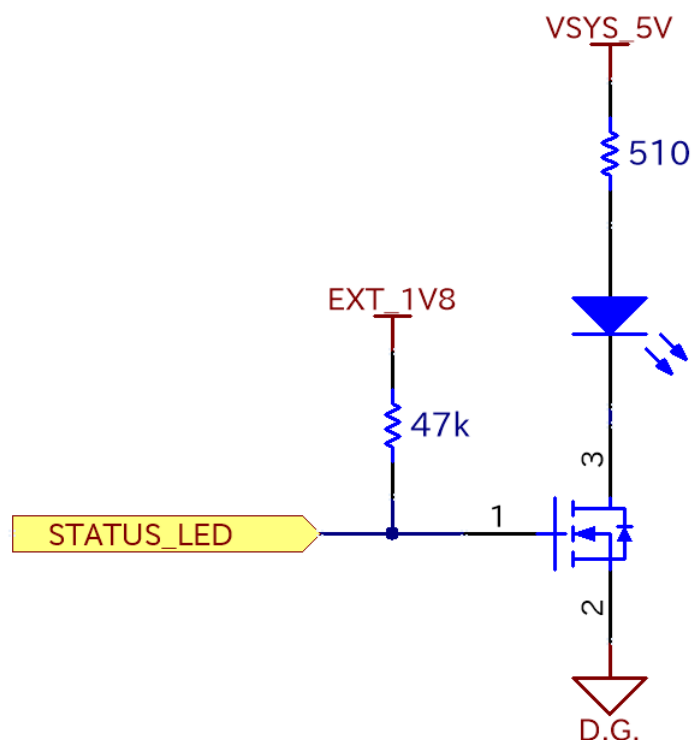


図 5.4 STATUS_LED 参考回路例

5.14. ONOFF

ONOFF 信号は、Armadillo-900 をシャットダウンモードに移行させる、または ONOFF 信号によってシャットダウンモードに移行した Armadillo-900 をアクティブモードへ復帰させるための制御信号です。

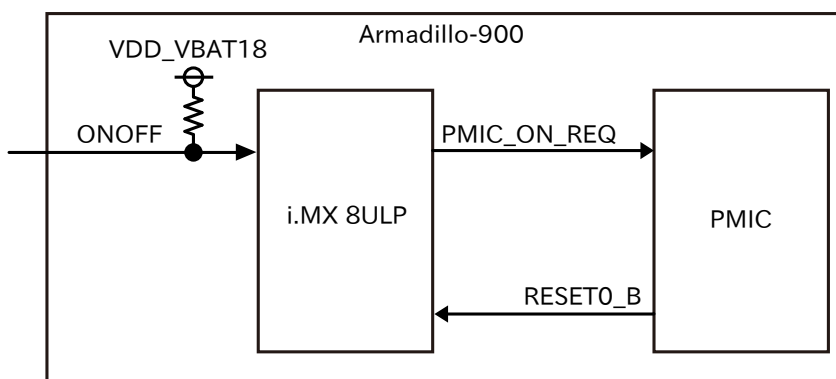


図 5.5 ONOFF 回路の構成

アクティブモードで ONOFF 信号が 5 秒以上 Low レベルになると、PMIC_ON_REQ 信号がディassertされ、シャットダウンモードに移行します。LDO_SNV5_3V0、VDD_VBAT18 以外の電源は切断されます。また、シャットダウンモードで ONOFF 信号が 500 ミリ秒以上 Low レベルになると、PMIC_ON_REQ 信号がassertされ、アクティブモードに復帰しすべての電源が供給されます。ONOFF

信号は内部で VDD_VBAT18 に 100k Ω でプルアップされています。オープンドレイン(またはオープンコレクタ)信号を入力してください。

表 5.15 アクティブモード/シャットダウンモードを切り替える際に必要な Low レベル保持時間

状態	Low レベル保持時間
アクティブモードからシャットダウンモード	5 秒以上
シャットダウンモードからアクティブモード	500 ミリ秒以上

タクトスイッチで ONOFF 信号を制御する場合の参考回路は以下のとおりです。

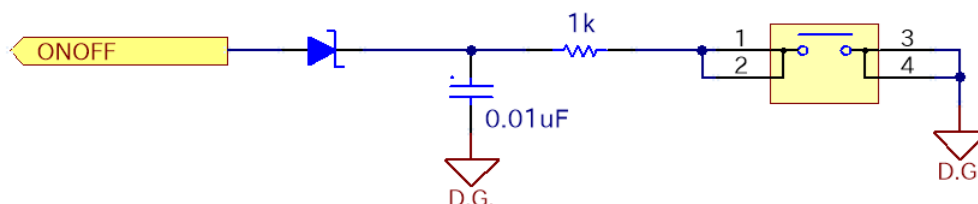


図 5.6 ONOFF 参考回路例

5.15. SYS_N_RST

SYS_N_RST は、Armadillo-900 内部の PMIC をコールドリセットするためのリセット信号です。内部で VSYS_5V に 100k Ω でプルアップされています。オープンドレイン(またはオープンコレクタ)信号を入力してください。デフォルトでは 8 秒以上(アットマークテクノ標準の M33 ファームウェアを使用する場合は 1 秒以上)Low にすることでコールドリセットします。SYS_N_RST を用いたリセットは、ソフトウェアの動作状況に関わらず動作するため、ソフトウェアの更新等で再起動が必要な場合には使用しないでください。また、Armadillo-900 がシャットダウンモードになっている場合、SYS_N_RST のリセットは無効になります。

タクトスイッチでリセット信号を制御する場合の参考回路は以下のとおりです。

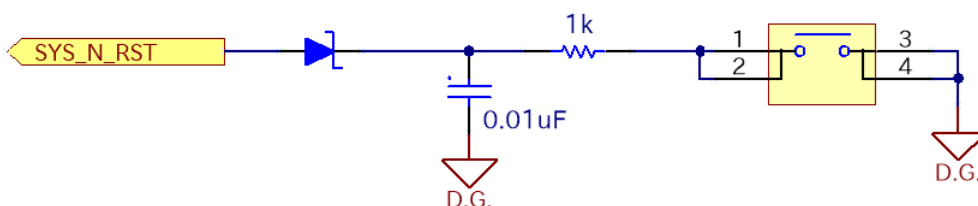


図 5.7 SYS_N_RST 参考回路例

5.16. GPIO インターフェース

PTAx、PTBx、PTCx、PTDx、PTEx、PTFx は、様々な機能にマルチプレクス可能な GPIO ピンです。PTAx、PTBx、PTCx のグループは i.MX 8ULP の RTD(Real Time Domain)に割り当てられたピン

です。PTDx、PTEx、PTFx のグループは i.MX 8ULP の APD(Application Domain)に割り当てられたピンです。



拡張できる機能の詳細につきましては、「Armadillo-900 マルチプレクス表」 [<https://armadillo.atmark-techno.com/resources/documents/armadillo-900/manual-multiplex>]をご参照ください。



詳細に関しては、NXP Semiconductors の Web ページよりダウンロード可能な、i.MX 8ULP のデータシートやリファレンスマニュアル等を参照してください。

6. Armadillo-900 開発セットについて

Armadillo-900 を用いた設計開発の参考用ボードとして Armadillo-900 開発セットを販売しています。Armadillo-900 開発セットに含まれる Armadillo-900 開発ボードは、Armadillo-900 実装済みの評価用ボードで、各種インターフェースの動作確認が可能です。Armadillo-900 開発ボードは回路図・部品表を公開しています。

「アットマークテクノ Armadillo サイト」 [<https://armadillo.atmark-techno.com/>]から「購入者向けの限定公開データ」としてダウンロード可能です。

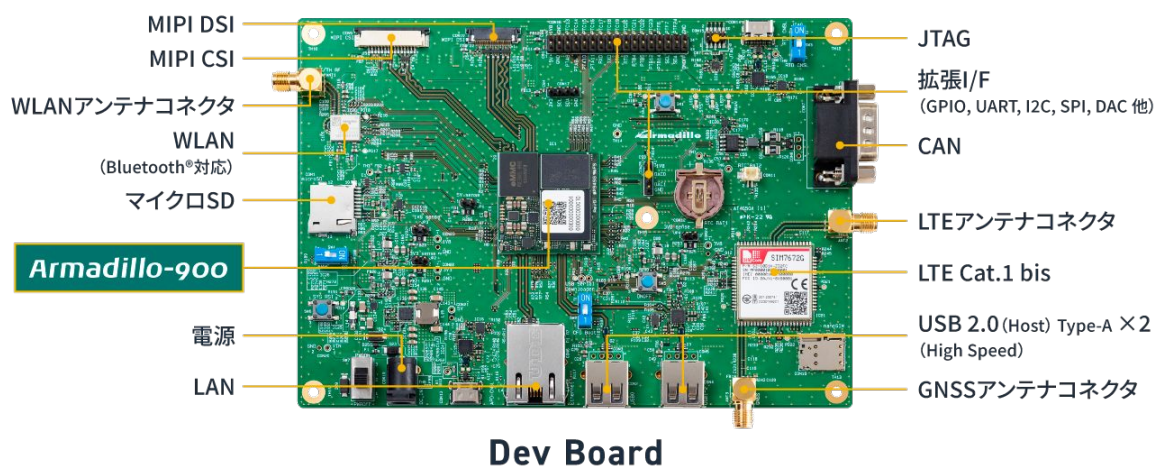


図 6.1 Armadillo-900 開発ボード

7. 電氣的仕様

7.1. 絶対最大定格

表 7.1 絶対最大定格

項目	Min.	Max.	単位	備考
VSYS_5V	-0.3	5.5	V	
BUCK1_1V8	-0.3	1.98	V	
PTx, JTAG0_x/LPUART1_x, STATUS_LED, SDHC2_x, LPUART4_x, BOOT_MODEx, RESETx_B	-0.3	BUCK1_1V8 + 0.3	V	
BT1_CFGx	-0.3	EXT_1V8 + 0.3	V	
USBx_VBUS_DETECT	-0.3	5.6	V	
ONOFF	-0.3	VDD_VBAT18 + 0.3	V	
SYS_N_RST	-0.3	VSYS_5V + 0.5	V	
ENET0_x	-0.3	4.0	V	
ENET0_LEDx	-0.3	3.6	V	
温度範囲	-20	70	°C	結露なきこと



絶対最大定格は、あらゆる使用条件や試験状況において、瞬時でも超えてはならない値です。上記の値に対して余裕をもってご使用ください。

7.2. 推奨動作条件

表 7.2 推奨動作条件

項目	Min.	Typ.	Max.	単位	備考
VSYS_5V	4.5	5.0	5.5	V	
EXT_1V8	1.71	1.8	1.89	V	
BUCK1_1V8	1.71	1.8	1.89	V	
VDD_VBAT18	-	1.8	-	V	
USBx_VBUS_DETECT	4.0	5.0	5.5	V	
ENET0_LEDx	2.97	3.3	3.63	V	
動作温度範囲	-20	25	70	°C	結露なきこと

表 7.3 入出力仕様

項目	記号	Min.	Max.	単位	備考
ハイレベル出力電圧	VOH(PTAx, PTBx, PTE _x , PTFx, JTAG0_x/ LPUART1_x, SDHC2_x, LPUART4_x)	BUCK1_1V8 - 0.5	BUCK1_1V8	V	IOH = -10mA(DSE=1), -5mA(DSE=0)
	VOH(PTCx, PTDx, STATUS_LED)	0.8 x BUCK1_1V8	BUCK1_1V8	V	IOH = -0.1mA(DSE=1), -2mA(DSE=0)

項目	記号	Min.	Max.	単位	備考
ローレベル出力電圧	VOL(PTAx, PTBx, PTE _x , PTF _x , JTAG0_x/ LPUART1_x, SDHC2_x, LPUART4_x)	0	0.5	V	IOL = 10mA(DSE=1), 5mA(DSE=0)
	VOL(PTCx, PTDx, STATUS_LED)	0	0.5	V	IOL = 0.1mA(DSE=1), 2mA(DSE=0)
ハイレベル入力電圧	VIH(PTAx, PTBx, PTE _x , PTF _x , JTAG0_x/ LPUART1_x, SDHC2_x, LPUART4_x)	0.75 x BUCK1_1V8	BUCK1_1V8	V	
	VIH(PTCx, PTDx)	0.7 x BUCK1_1V8	BUCK1_1V8	V	
ローレベル入力電圧	VIL(PTAx, PTBx, PTE _x , PTF _x , JTAG0_x/ LPUART1_x, SDHC2_x, LPUART4_x)	0	0.3 x BUCK1_1V8	V	
	VIL(PTCx, PTDx)	0	0.3 x BUCK1_1V8	V	
Pull-up/Pull-down 抵抗	R(PTAx, PTBx, PTE _x , PTF _x , JTAG0_x/ LPUART1_x, SDHC2_x, LPUART4_x)	25	50	kΩ	
	R(PTCx, PTDx, STATUS_LED)	20	50	kΩ	

7.3. 電源回路の構成

Armadillo-900 の電源回路の構成は以下のとおりです。

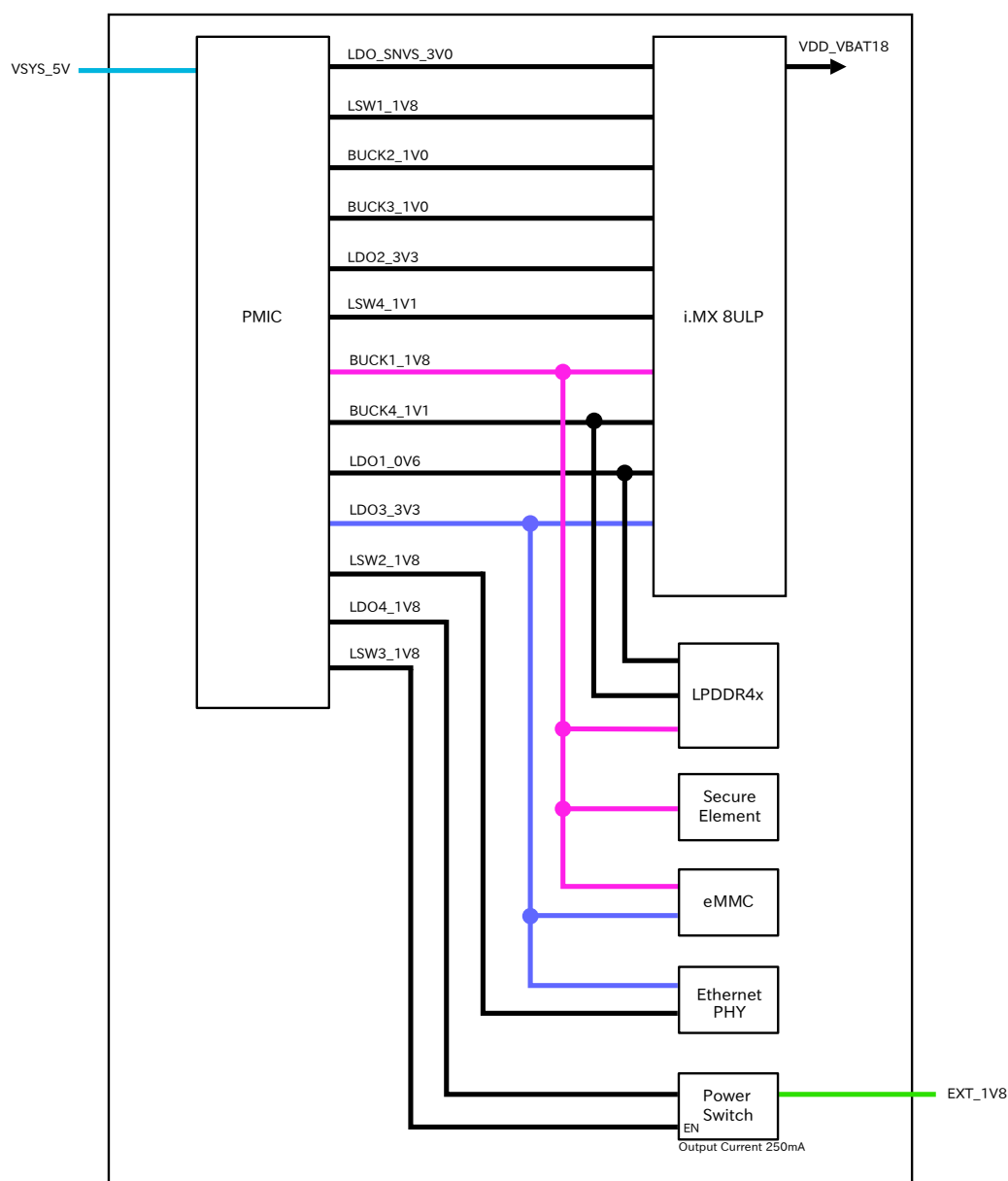


図 7.1 電源回路の構成

7.4. 電源シーケンス

Armadillo-900 の電源シーケンスは次のとおりです。

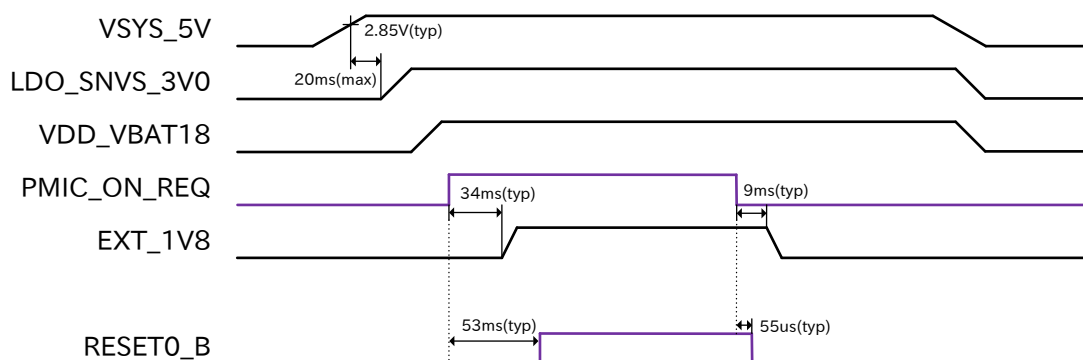


図 7.2 電源シーケンス

・ 電源オン時

Armadillo-900 に電源(VSYS_5V)を投入すると、LDO_SNVs_3V0、VDD_VBAT18 の順で電源が立ち上がり、i.MX 8ULP からパワーマネジメント IC(PMIC)に PMIC_ON_REQ 信号が出力されます。パワーマネジメント IC(PMIC)は PMIC_ON_REQ 信号のアサートを検知後、電源オンシーケンスを開始し、各電源を立ち上げます。電源オンシーケンスが完了すると、RESET0_B 信号が解除され、Armadillo-900 はアクティブモードとなります。

・ 電源オフ時

poweroff コマンドにより、i.MX 8ULP が PMIC_ON_REQ 信号の出力を Low にすると、RESET0_B 信号がアサートされ Armadillo-900 はシャットダウンモードになります。また、PMIC_ON_REQ 信号が Low になると、パワーマネジメント IC(PMIC)は電源オフシーケンスを開始し、LDO_SNVs_3V0、VDD_VBAT18 以外の電源を立ち下げます。Armadillo-900 の電源(VSYS_5V)が切断されると、LDO_SNVs_3V0、VDD_VBAT18 の順で電源が立ち下がります。

8. 形状図

8.1. 基板形状図

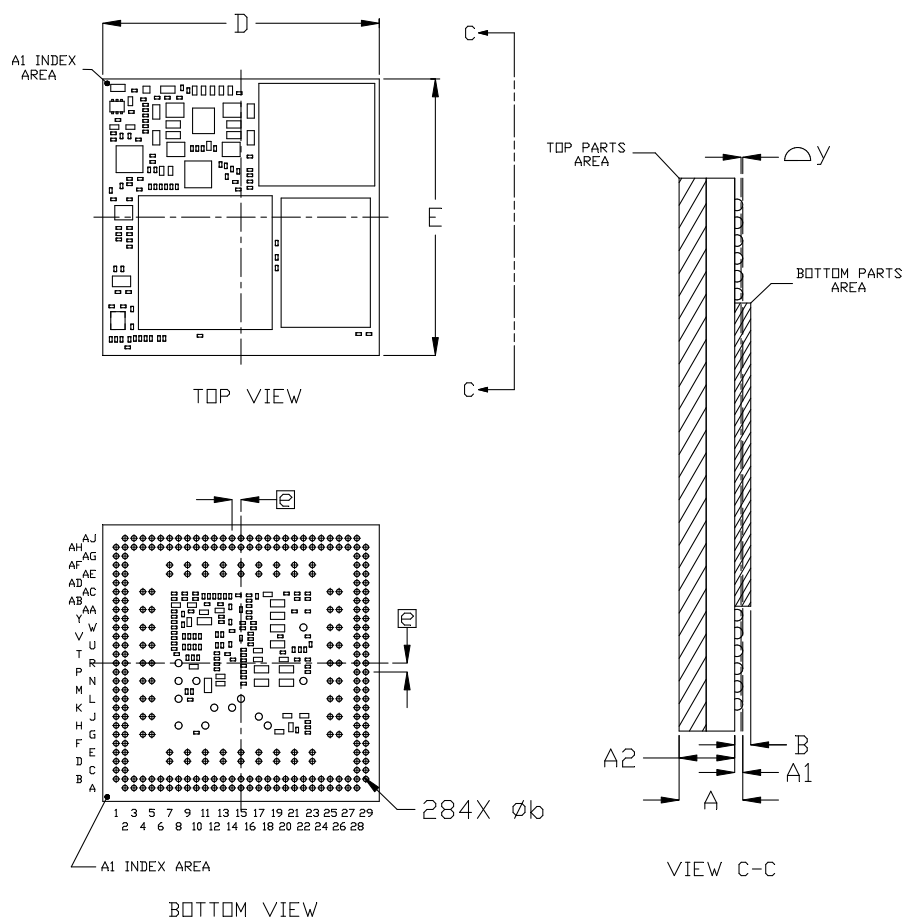


図 8.1 基板形状図

記号	値[mm]			説明
	min	nom	max	
D	30.8	31.0	31.2	本体長さ
E	30.8	31.0	31.2	本体幅
A	-	3.52	-	取り付け高さ
A1	0.37	0.40	0.43	スタンドオフ
A2	-	3.12	-	本体高さ
B	-	-	0.90	裏面部品高さ
e	-	1.0 BSC	-	端子ピッチ
φb	0.61	0.66	0.71	はんだボール径
y	-	0.10	-	コプラナリティ

9. PCB 推奨レイアウト

9.1. カットアウト寸法

Armadillo-900 を搭載する PCB は、Armadillo-900 の下面に搭載された部品を避けるためのカットアウト(くり抜き)が必要です。カットアウト寸法は以下のとおりです。カットアウト寸法公差 $\pm 0.1\text{mm}$

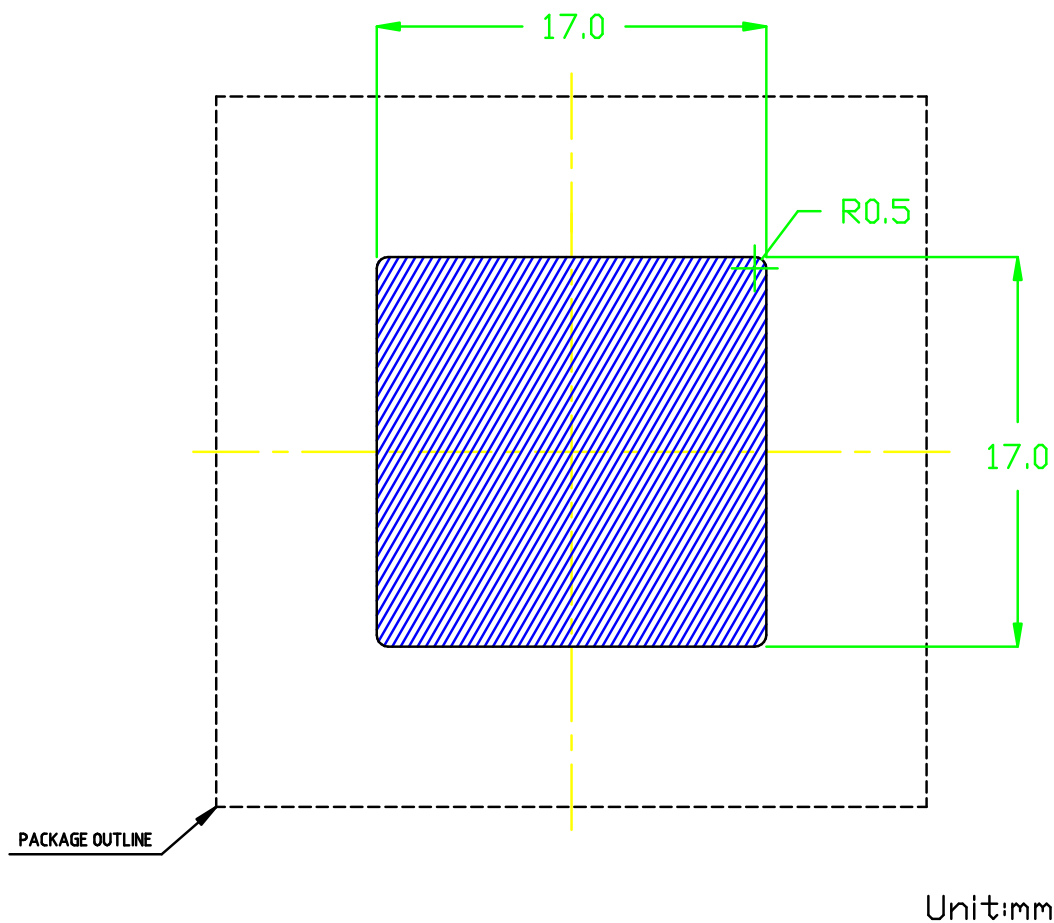


図 9.1 カットアウト寸法

9.2. レジスト開口寸法

Armadillo-900 を搭載する PCB の推奨レジスト開口寸法は以下のとおりです。ランドに対するレジスト開口は、SMD(Solder Mask Defined)で設計することを推奨します。

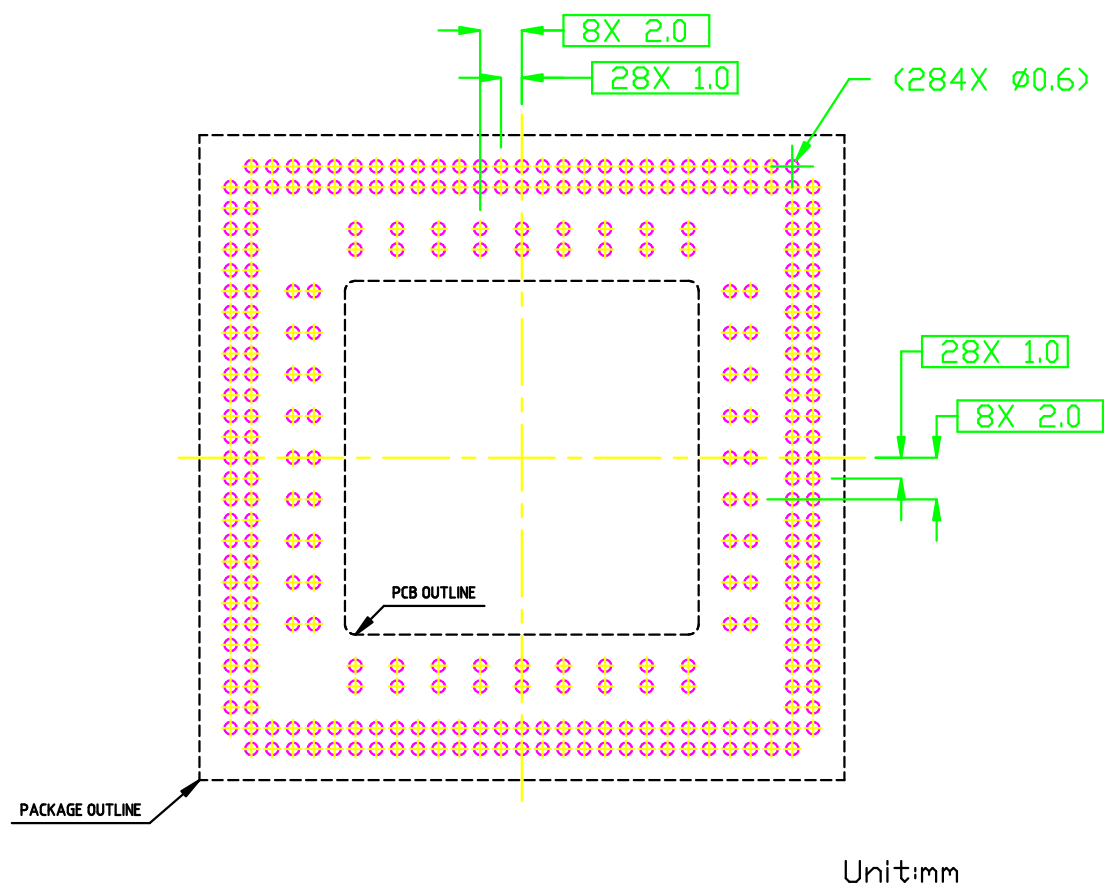


図 9.2 レジスト開口寸法

9.3. メタルマスク開口寸法

Armadillo-900 を搭載する PCB の推奨メタルマスク開口寸法は以下のとおりです。

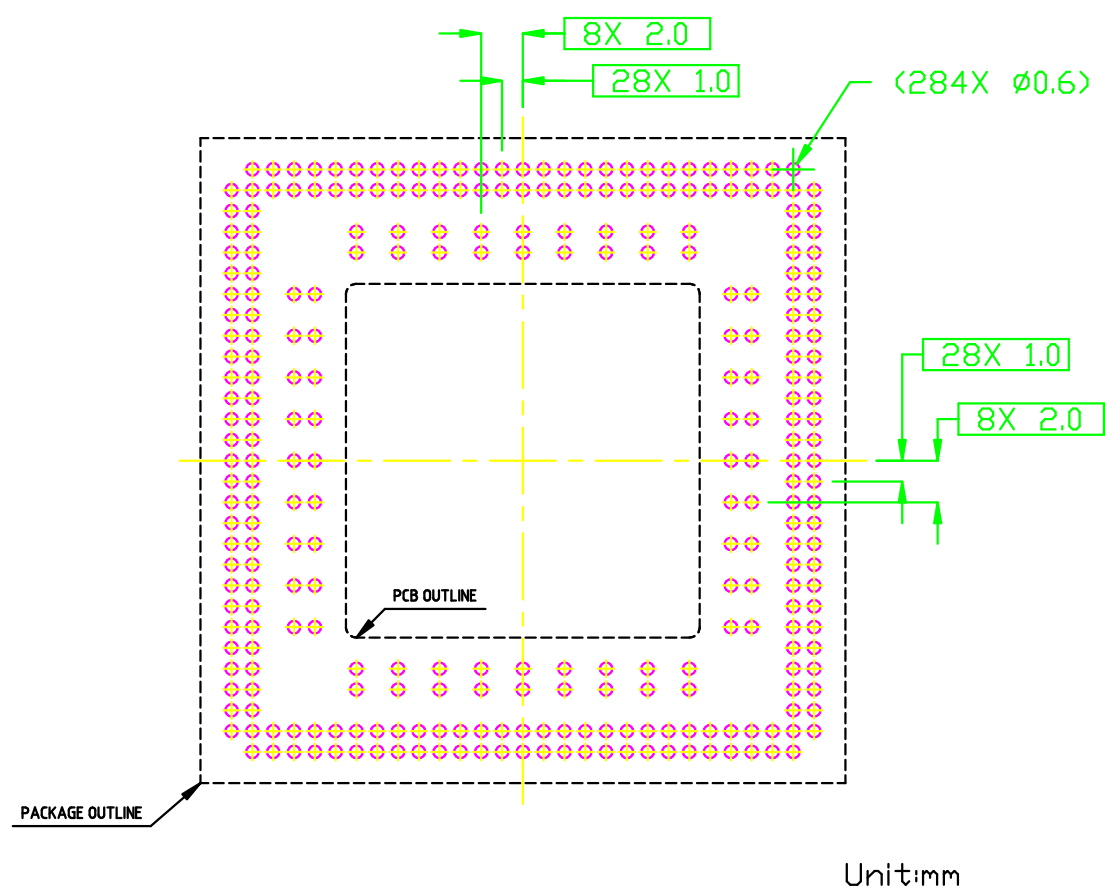


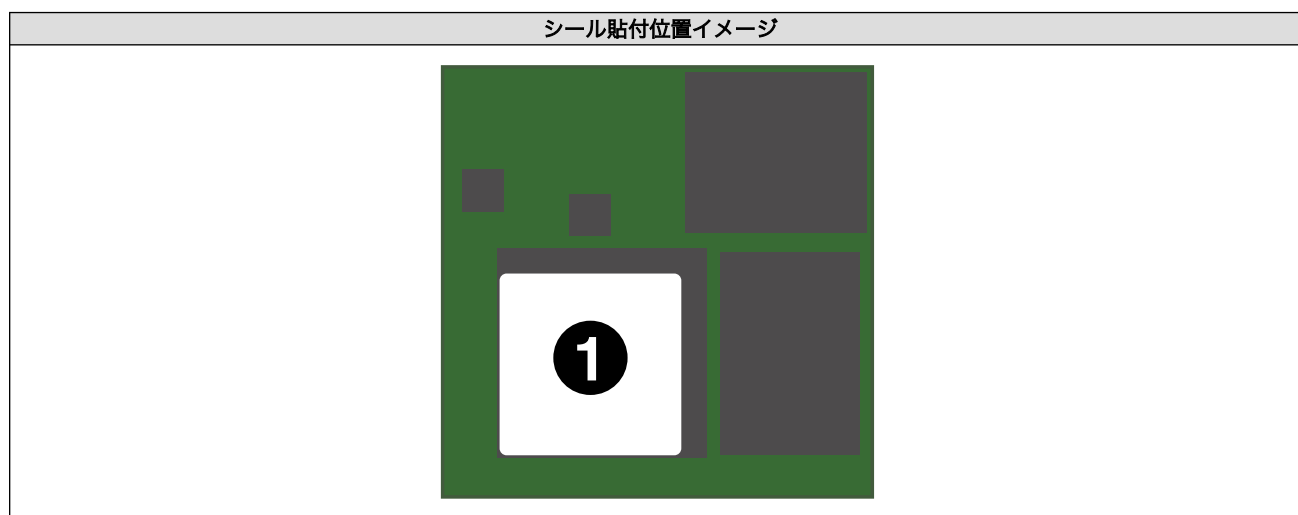
図 9.3 メタルマスク開口寸法

10. 製造

10.1. シリアルナンバーシール

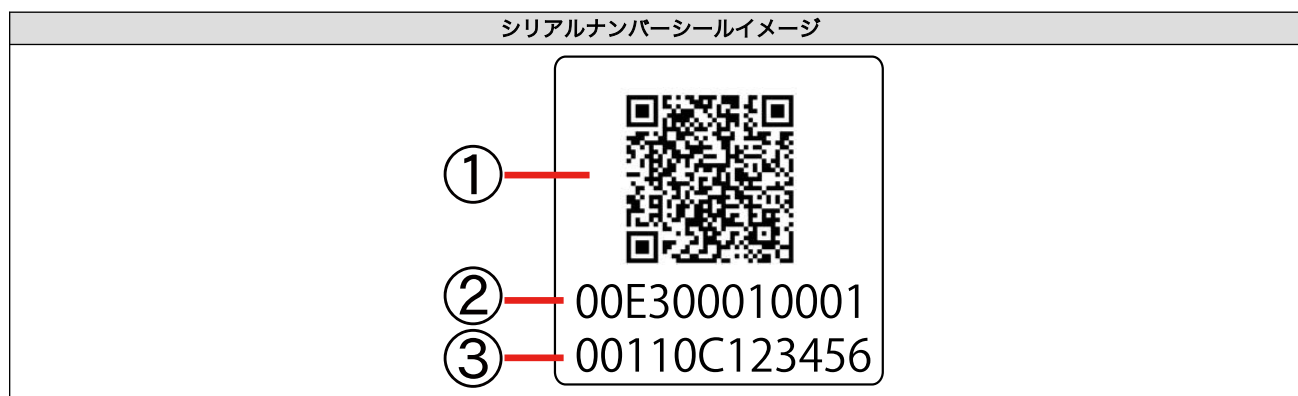
Armadillo-900 には、個体識別のためのシールが貼付されます。

表 10.1 シール貼付位置



該当箇所	内容
①	シリアルナンバーシール

表 10.2 シリアルナンバーシールの記載内容



該当箇所	記載内容	備考
①	2次元コード	詳細は、「表 10.3. シリアルナンバーシールの 2次元コード詳細」を参照してください。
②	シリアルナンバー	長さ：固定 12 桁 有効値：0-9, A-F(16 進数)
③	Ethernet MAC アドレス	長さ：固定 12 桁(前半 6 桁は弊社ベンダーコード) 有効値：0-9, A-F(16 進数)

サイズ
13x13mm

表 10.3 シリアルナンバーシールの 2 次元コード詳細

記録内容
00E300010001 00110C123456 ① ②

該当箇所	記載内容	備考
①	シリアルナンバー	長さ: 固定 12 桁 有効値: 0-9, A-F(16 進数)
②	Ethernet MAC アドレス	長さ: 固定 12 桁(前半 6 桁は弊社ベンダーコード) 有効値: 0-9, A-F(16 進数)

10.2. 保管方法

Armadillo-900 の MSL(Moisture Sensitivity Level)は、レベル 3 です。Armadillo-900 はアルミ防湿袋に脱気梱包されて出荷されます。保管条件は以下のとおりです。

表 10.4 保管条件

項目	内容
温湿度	気温 30℃、相対湿度 60%未満
アルミ防湿袋未開封での保管期限	12 ヶ月
アルミ防湿袋開封後の保管期限	168 時間

以下の状況になった場合、リフローはんだ付け時に Armadillo-900 の内層剥離やクラック等を防ぐため、リフローはんだ付け前にプリベークすることを推奨します。

- ・ 保管条件(温湿度または保管期限)を逸脱した場合
- ・ アルミ防湿袋に穴が開くなど何らかの破損が発生した場合
- ・ アルミ防湿袋内の湿度指示カードの 5%の部分がピンク色、かつ 10%の部分が青色以外になっている場合

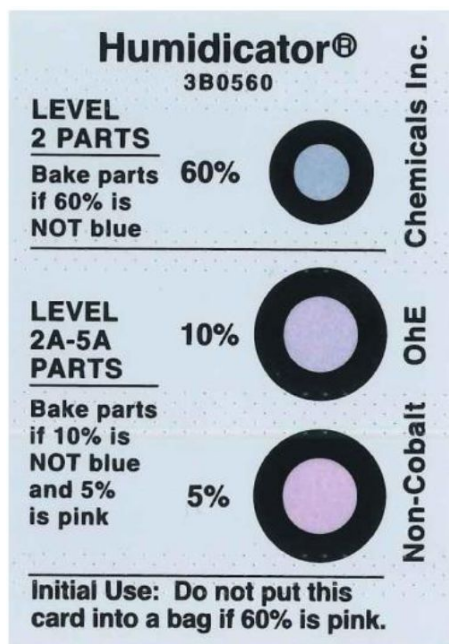


図 10.1 湿度指示カードの外観

プリベークする場合の推奨プリベーク条件は以下のとおりです。

トレイに搭載した状態でベーキング可能です。

推奨プリベーク条件

- ・ 125°C + 10°C/-0°C、相対湿度 5%以下で 12~24 時間、2 回まで
- ・ プリベーク後、24 時間以内に実装

10.3. リフロー温度条件

MSL レベル 3 (30°C60%RH 以下、168h 以内)

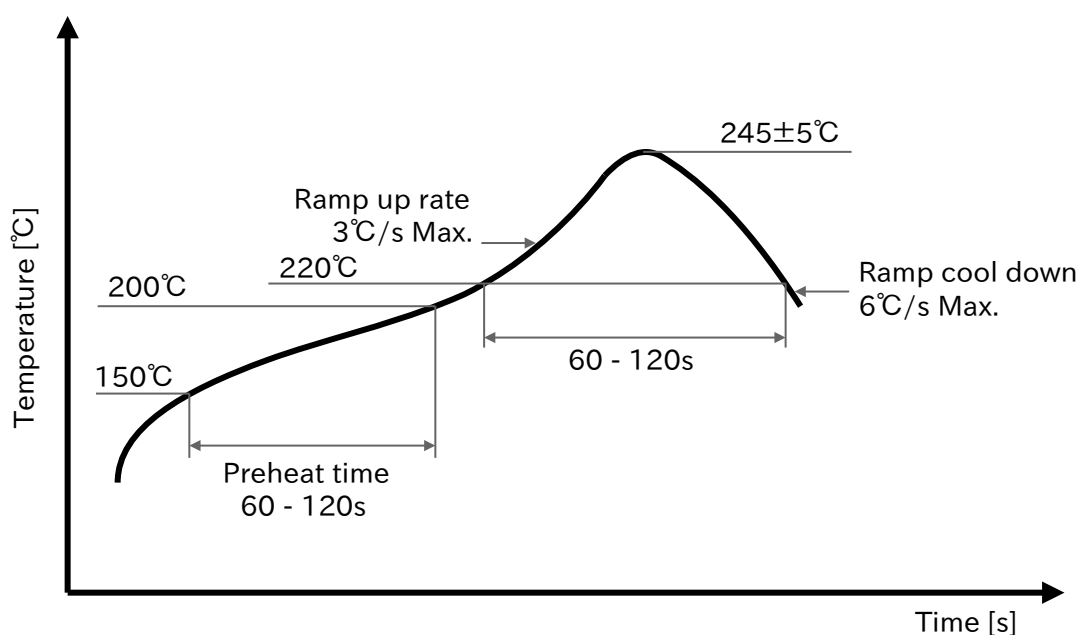


図 10.2 リフロー時の推奨温度プロファイル

表 10.5 リフロー温度条件 ^[a]

項目	内容
温度勾配(上昇時)	最大 3°C/s
プレヒート温度	150°C ~ 200°C
プレヒート時間	60s ~ 120s
高温滞留時間(220°C)	60s ~ 120s
ピーク温度	245±5°C
温度勾配(下降時)	最大 6°C/s
常温からピーク温度までの時間	最大 480s
リフロー回数	1 回 Max.

^[a]各温度は、はんだ付け部の温度を示す。

10.4. 梱包

Armadillo-900 は、専用のトレイに梱包されます。

- ❶ Armadillo-900 を専用のトレイに入れる
- ❷ トレイの一番上に「乾燥剤」、「湿度指示カード」をのせ、アルミ防湿袋に入れる
- ❸ 脱気シーラーを使用し脱気をおこなう
- ❹ アルミ防湿袋をエアキャップに入れる
- ❺ 内装箱(ダンボール)に入れる
- ❻ 外装箱(ダンボール)に入れる

アルミ防湿袋、内装箱、外装箱には、それぞれラベルが貼付されます。ラベルの詳細は以下のとおりです。

表 10.6 アルミ防湿袋/内装箱ラベル

アルミ防湿袋/内装箱ラベルイメージ	
 ①(1P)P/N : A9000-U00Z ②(Q)Qty : 96 ③(S)SID : 1234567890N001 ④(16D)Sealed Date : 20250625 ⑦(13E)MSL : 3 ⑤(14D)EXP Date : 20260624 Floor Life : 168 Hours ⑥(4L)Origin : JP Condition : <= 30degC/60%RH 	

該当箇所	項目	記載内容
①	(1P)P/N	型番
②	(Q)Qty	数量
③	(S)SID	SID(内装箱ごとに割当てた識別番号)
④	(16D)Sealed Date	アルミ防湿袋を密封した製造日
⑤	(14D)EXP Date	アルミ防湿袋未開封での保管期限
⑥	(4L)Origin	原産国
⑦	(13E)MSL	感湿性レベル (MSL)
⑧	2次元コード	詳細は、「表 10.8. アルミ防湿袋/内装箱ラベル 2次元コードの詳細」を参照

2次元コードは、JIS X 0531 (ISO/IEC 15418) に基づく、データ識別子付きデータです。各データ要素の前に、規定されたデータ識別子が付与されると共に、ASCII キャラクタが付与されます。

表 10.7 (参考)キャラクタコード

ASCII キャラクタ	10進数	16進数
[	91	5B
)	41	29
>	62	3E
RS	30	1E
GS	29	1D
EOT	04	04

表 10.8 アルミ防湿袋/内装箱ラベル 2次元コードの詳細

書式
$[] > ^R_s 06 ^G_s 1P [\text{型番}] ^G_s Q [\text{数量}] ^G_s S [\text{SID}] ^G_s 16D [\text{製造日}] ^G_s 14D [\text{保管期限}] ^G_s 4L [\text{原産国}] ^G_s 13E [\text{MSL}] ^R_s EOT$ ① ② ③ ④ ⑤ ⑥ ⑦

該当箇所	項目	データ長	フォーマット	例
①	型番	最大 25 桁	英数字	A9000-U00Z
②	数量	最大 6 桁	数字	96
③	SID	最大 17 桁	英数字	1234567890N001
④	製造日	固定 8 桁	YYYYMMDD (Year/Month/Day)	20250625
⑤	保管期限	固定 8 桁	YYYYMMDD (Year/Month/Day)	20260624
⑥	原産国	固定 2 桁	英字	JP
⑦	MSL	最大 2 桁	英数字	3

2次元コードのデータ例
[]>061PA9000-U00ZQ96S1234567890N00116D2025062514D202606244LJP13E3

表 10.9 外装箱ラベル

外装箱ラベルイメージ

型番	① A9000-U00Z		
管理番号	1234567890		④
入数 / 納入数量	外装箱数		
② 384 / 1000	③ 1/3		
出荷品ID	1234567890		
			AT4749A

該当箇所	項目	記載内容
①	型番	本製品の型番
②	入数/納入数量	本外装箱入数/納入数量
③	外装箱数	本外装箱箱番号/外装箱総数
④	2次元コード	詳細は、「表 10.10. 外装箱ラベル 2次元コードの詳細」を参照

表 10.10 外装箱ラベル 2次元コードの詳細

書式
[]> ① 06 ② 1P[型番] ③ Q[入数] ④ 4Q[納入数量] ⑤ 13Q[本外装箱箱番号]/[外装箱総数] ⑥ 1T[管理番号] ⑦ 30P[社内管理番号] ⑧ 31P[出荷品ID] ⑨ 50T

該当箇所	項目	データ長	フォーマット	例
①	型番	最大 25 桁	英数字	A9000-U00Z
②	入数	最大 6 桁	数字	384
③	納入数量	最大 6 桁	数字	1000
④	本外装箱箱番号	最大 3 桁	数字	1
⑤	外装箱総数	最大 3 桁	数字	3
⑥	管理番号	最大 12 桁	数字	1234567890
⑦	社内管理番号	最大 17 桁	英数字	AT4749A
⑧	出荷品 ID	最大 12 桁	数字	1234567890

2次元コードのデータ例
[]>061PA9000-U00ZQ3844Q100013Q1/31T123456789030PAT4749A31P1234567890

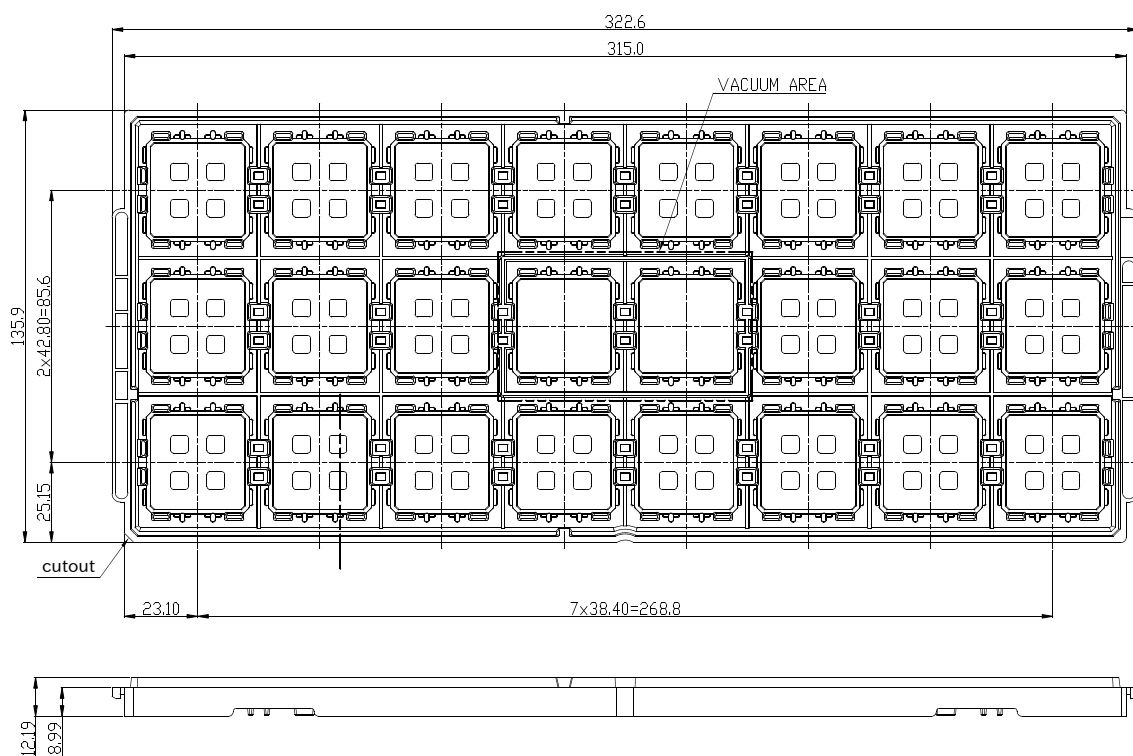


図 10.3 トレイ外形サイズ

トレイの切り欠き(カットアウト)方向が Armadillo-900 の A1 ピン方向です。

表 10.11 トレイ外形サイズ

縦 [mm]	横 [mm]	Armadillo-900 搭載数 [個]
135.9	322.6	24

改訂履歴

バージョン	年月日	改訂内容
1.0.0	2025/5/12	・ 初版発行
1.0.1	2025/5/28	・ 「表 4.2. 各ピン説明」 及び、 「表 5.6. Ethernet 信号」 内の Ethernet LED 信号の説明を修正
1.1.0	2025/7/30	・ 「10.2. 保管方法」 内の推奨プリベーク条件を修正 ・ 「10.4. 梱包」 に梱包ラベルについての記述を追記
1.2.0	2025/8/28	・ 「10.3. リフロー温度条件」 内のリフロー温度条件を修正
1.3.0	2025/9/24	・ 「図 8.1. 基板形状図」 を修正

