

Armadillo-500 開発ボード ハードウェアマニュアル

A5501/A5527/A5567

Version 1.2.4
2012/02/23

株式会社アットマークテクノ [<http://www.atmark-techno.com>]

Armadillo サイト [<http://armadillo.atmark-techno.com>]

Armadillo-500 開発ボードハードウェアマニュアル

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル
TEL 011-207-6550 FAX 011-207-6570

製作著作 © 2007-2012 Atmark Techno, Inc.

Version 1.2.4
2012/02/23

目次

1. はじめに	7
1.1. 本書および関連ファイルのバージョンについて	7
1.2. 本書の構成	7
2. 注意事項	8
2.1. 安全に関する注意事項	8
2.2. 取扱い上の注意事項	9
2.3. ソフトウェア使用に関する注意事項	9
2.4. 保証について	9
2.5. 輸出について	9
2.6. 商標について	9
3. 概要	11
3.1. ボード概要	11
3.2. ブロック図	13
4. メモリマップ	15
5. 各種インターフェース仕様	17
5.1. 各種インターフェースの配置	17
5.2. CON1(CPLD JTAG インターフェース)	18
5.3. CON2(LAN インターフェース)	18
5.4. CON3(USB インターフェース)	19
5.5. CON4(SD インターフェース)	20
5.6. CON5(コンパクトフラッシュインターフェース)	20
5.7. CON6,CON7(シリアルインターフェース)	22
5.7.1. CON6(UART1)	22
5.7.2. CON7(UART2)	22
5.8. CON8(RTC 外部バックアップ用電源入力)	23
5.9. CON9(VGA インターフェース)	24
5.10. CON10~CON13(オーディオインターフェース)	24
5.10.1. CON10(LINE 入力)	24
5.10.2. CON11(LINE 出力)	25
5.10.3. CON12(マイク入力)	25
5.10.4. CON13(ヘッドフォン出力)	25
5.11. CON14,CON15(i.MX31 JTAG インターフェース)	25
5.11.1. CON14(ETM 対応 38 ピン Mictor コネクタ)	25
5.11.2. CON15(ARM 標準 20 ピン JTAG コネクタ)	27
5.12. CON16(汎用入出力、I ² C、カメラインターフェース)	28
5.13. CON17(外部拡張メモリバスインターフェース)	30
5.14. CON18,CON19(電源入力)	32
5.14.1. CON18(電源入力)	32
5.14.2. CON19(電源入力)	32
5.15. CON20(SPI インターフェース)	32
5.16. J1,J2(CPU モジュール/ベースボード インターフェース)	33
5.17. JP1,JP2(ユーザージャンパ)	33
5.18. JP3~JP6(i.MX31 起動モード設定ジャンパ)	33
5.19. JP7 CPU モジュール設定ジャンパ	34
5.20. D1~D5(ユーザー LED)	34
5.21. D10(パワー LED)	34
5.22. SW1,SW2(ユーザースイッチ)	34
5.23. SW3(リセットスイッチ)	35
5.24. IC5(NAND フラッシュメモリ)	35
6. 電源回路の構成	36

7. 参考回路例	37
8. 基板形状図	38
A. 基板リビジョンの確認方法	40
B. CPU モジュールの信号配列	41

目次

3.1. Armadillo-500 開発ボード ブロック図	14
5.1. 各種インターフェースの配置	17
5.2. 外付けバッテリーの接続	23
5.3. AC アダプターの極性マーク	32
6.1. 電源回路構成図	36
6.2. 電源シーケンス図	36
7.1. 汎用入出力ポートの参考回路	37
8.1. Armadillo-500 開発ボードの基板形状	38
8.2. Armadillo-500 CPU モジュールの基板形状	39
A.1. 基板リビジョン位置	40

表目次

3.1. Armadillo-500 CPU モジュール仕様 - A5001	11
3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067	12
3.3. Armadillo-500 ベースボード仕様	12
4.1. Armadillo-500 開発ボード A5501 物理メモリマップ	15
4.2. Armadillo-500 開発ボード A5527/A5567 物理メモリマップ	15
5.1. 各種インターフェースの内容	17
5.2. CON1 信号配列	18
5.3. CON2 信号配列(RJ45)	19
5.4. CON3 信号配列	19
5.5. CON4 信号配列	20
5.6. CON5 信号配列	21
5.7. CON6 信号配列	22
5.8. CON7 信号配列	22
5.9. CON8 信号配列	23
5.10. CON9 信号配列	24
5.11. CON10 信号配列	24
5.12. CON11 信号配列	25
5.13. CON12 信号配列	25
5.14. CON13 信号配列	25
5.15. CON14 信号配列	25
5.16. ETM トレース信号のマルチプレクス	26
5.17. CON15 信号配列	27
5.18. CON16 信号配列(GPIO 設定時)	28
5.19. 汎用入出力の電氣的仕様	29
5.20. CON16 信号配列(カメラインターフェース設定時)	30
5.21. CON17 信号配列	31
5.22. CON19 信号配列	32
5.23. CON20 信号配列(SPI 設定時)	33
5.24. CON20 信号配列(UART 設定時)	33
5.25. J1,J2 のコネクタ型式	33
5.26. JP1,JP2 機能	33
5.27. JP3~JP6 機能	34
5.28. Armadillo-500 開発ボードの起動モード	34
5.29. CPU モジュール設定	34
5.30. D1~D5 機能	34
5.31. SW1,SW2 機能	34
B.1. J1 信号配列	41
B.2. J2 信号配列	42

1. はじめに

1.1. 本書および関連ファイルのバージョンについて

本書を含めた関連マニュアル、ソースファイルやイメージファイルなどの関連ファイルは最新版を使用することをおすすめいたします。本書を読み進める前に、Armadillo サイト(<http://armadillo.atmark-techno.com>)から最新版の情報をご確認ください。

1.2. 本書の構成

本マニュアルは、Armadillo シリーズを使用する上で必要な情報のうち、以下の点について記載されています。

- ・ ハードウェア概要
- ・ メモリマップ
- ・ インターフェース仕様
- ・ 基板の形状
- ・ ケースの形状(Armadillo-2x0 のみ)
- ・ LCD パネル仕様(Armadillo-500 FX インターフェースボードのみ)

Armadillo シリーズの機能を最大限に引き出すために、ご活用いただければ幸いです。

2. 注意事項

2.1. 安全に関する注意事項

本製品を安全にご使用いただくために、特に以下の点にご注意ください。



- ・ ご使用の前に必ず製品マニュアルおよび関連資料をお読みにになり、使用上の注意を守って正しく安全にお使いください。
- ・ マニュアルに記載されていない操作・拡張などを行う場合は、弊社 Web サイトに掲載されている資料やその他技術情報を十分に理解した上で、お客様自身の責任で安全にお使いください。
- ・ 水・湿気・ほこり・油煙等の多い場所に設置しないでください。火災、故障、感電などの原因になる場合があります。
- ・ 本製品に搭載されている部品の一部は、発熱により高温になる場合があります。周囲温度や取扱いによってはやけどの原因となる恐れがあります。本体の電源が入っている間、または電源切断後本体の温度が下がるまでの間は、基板上の電子部品、及びその周辺部分には触れないでください。
- ・ 本製品を使用して、お客様の仕様による機器・システムを開発される場合は、製品マニュアルおよび関連資料、弊社 Web サイトで提供している技術情報のほか、関連するデバイスのデータシート等を熟読し、十分に理解した上で設計・開発を行ってください。また、信頼性および安全性を確保・維持するため、事前に十分な試験を実施してください。
- ・ 本製品は、機能・精度において極めて高い信頼性・安全性が必要とされる用途(医療機器、交通関連機器、燃焼制御、安全装置等)での使用を意図しておりません。これらの設備や機器またはシステム等に使用された場合において、人身事故、火災、損害等が発生した場合、当社はいかなる責任も負いかねます。
- ・ 本製品には、一般電子機器用(OA 機器・通信機器・計測機器・工作機械等)に製造された半導体部品を使用しています。外来ノイズやサージ等により誤作動や故障が発生する可能性があります。万一誤作動または故障などが発生した場合に備え、生命・身体・財産等が侵害されることのないよう、装置としての安全設計(リミットスイッチやヒューズ・ブレーカー等の保護回路の設置、装置の多重化等)に万全を期し、信頼性および安全性維持のための十分な措置を講じた上でお使いください。
- ・ 無線 LAN 機能を搭載した製品は、心臓ペースメーカーや補聴器などの医療機器、火災報知器や自動ドアなどの自動制御器、電子レンジ、高度な電子機器やテレビ・ラジオに近接する場所、移動体識別用の構

内無線局および特定小電力無線局の近くで使用しないでください。製品が発生する電波によりこれらの機器の誤作動を招く恐れがあります。

2.2. 取扱い上の注意事項

本製品に恒久的なダメージをあたえないよう、取扱い時には以下のような点にご注意ください。

- | | |
|--------------|--|
| 電源投入時のコネクタ着脱 | 本製品や周辺回路に電源が入っている状態で、活線挿抜対応インターフェース(LAN, USB, SD/MMC, コンパクトフラッシュ, オーディオ)以外へのコネクタ着脱は、絶対に行わないでください。 |
| 静電気 | 本製品には CMOS デバイスを使用していますので、ご使用になる時までは、帯電防止対策された出荷時のパッケージ等にて保管してください。 |
| ラッチアップ | 電源および入出力からの過大なノイズやサージ、電源電圧の急激な変動等により、使用している CMOS デバイスがラッチアップを起こす可能性があります。いったんラッチアップ状態となると、電源を切断しないかぎりこの状態が維持されるため、デバイスの破損につながる可能性があります。ノイズの影響を受けやすい入出力ラインには、保護回路を入れることや、ノイズ源となる装置と共通の電源を使用しない等の対策をとることをお勧めします。 |
| 衝撃 | 落下や衝撃などの強い振動を与えないでください。 |

2.3. ソフトウェア使用に関する注意事項

- | | |
|--------------------|---|
| 本製品に含まれるソフトウェアについて | 本製品に含まれるソフトウェア(付属のドキュメント等も含みます)は、現状有姿(AS IS)にて提供いたします。お客様ご自身の責任において、使用用途・目的の適合について、事前に十分な検討と試験を実施した上でお使いください。当社は、当該ソフトウェアが特定の目的に適合すること、ソフトウェアの信頼性および正確性、ソフトウェアを含む本製品の使用による結果について、お客様に対しなんら保証も行うものではありません。 |
|--------------------|---|

2.4. 保証について

本製品の本体基板は、製品に添付もしくは弊社 Web サイトに記載している「製品保証規定」に従い、ご購入から 1 年間の交換保証を行っています。添付品およびソフトウェアは保証対象外となりますのでご注意ください。

製品保証規定 <http://www.atmark-techno.com/support/warranty-policy>

2.5. 輸出について

本製品の開発・製造は、原則として日本国内での使用を想定して実施しています。本製品を輸出する際は、輸出者の責任において、輸出関連法令等を遵守し、必要な手続きを行ってください。海外の法令および規則への適合については当社はなんらの保証を行うものではありません。本製品および関連技術は、大量破壊兵器の開発目的、軍事利用その他軍用途の目的、その他国内外の法令および規則により製造・使用・販売・調達が禁止されている機器には使用することができません。

2.6. 商標について

- Armadillo は株式会社アットマークテクノの登録商標です。その他の記載の商品名および会社名は、各社・各団体の商標または登録商標です。™、®マークは省略しています。

- ・ SD、SDHC、microSD、microSDHC、SDIO ログは SD-3C、LLC の商標です。



3. 概要

3.1. ボード概要

Armadillo-500 開発ボードは、Freescale 社製 i.MX31 を搭載した CPU モジュールと、各種インターフェースのコントローラおよびコネクタを搭載したベースボードで構成されています。各基板の仕様を「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」、「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」、「表 3.3. Armadillo-500 ベースボード仕様」に示します。

表 3.1 Armadillo-500 CPU モジュール仕様 - A5001

型番		A5001-U00-B	A5001-U00-C A5001-U00Z-C
プロセッサ	名称	Freescale i.MX31L	
	シリコン リビジョン	Rev.1.2	Rev.2.0
	マーキング	M45G	M91E
	機能	<ul style="list-style-type: none"> ・ ARM1136JF-S ・ 命令/データキャッシュ 16Kbyte/16Kbyte ・ L2 キャッシュ 128Kbyte ・ 内部 SRAM 16Kbyte ・ ベクタ浮動小数点コプロセッサ(VFP)搭載 	
システム クロック	CPU コア	最高 400MHz	
	バス	133MHz	
水晶発振器 周波数	CKIL	32.768kHz	
	CKIH	26MHz	
RAM	種類	LPDDR SDRAM	
	容量	64Mbyte	
	バス幅	32bit	
	型式	Micron 社製 MT46H16M16LFBF-75	
フラッシュ メモリ	種類	NOR FLASH	
	容量	16Mbyte	
	バス幅	16bit	
	型式	Intel 社製 PC28F128P30B85	
電源電圧	コア	DC1.35~1.55V [a] [b]	DC1.38~1.52V [a]
	コア最大電圧 絶対定格	DC1.65V	
	メモリ	DC1.8V	
	I/O	DC1.8~3.1V	
消費電力	Typ.	0.4W	
	Max.	1.0W	
使用温度 範囲	0~70°C		
基板サイズ	34 x 54 mm		
重量	約 10g		
基板間 コネクタ	FX10A-140S/14-SV(ヒロセ電機) [c]		

[a]1.47V 以上のコア電圧で使用される場合は、累積稼動時間が 1.25 年(10950 時間)に制限されます。(例えば、5 年間運用するためには、1 日あたり平均 6 時間の稼動に制限されます。)

[b]i.MX31L 内蔵 USB コントローラを使用して High Speed モードに対応する場合はコア電圧を 1.55V で設計してください。この制限は CPU モジュール A5001-U00-B のみに適用されます。

[a]対応コネクタ型式:基板間高さ 4mm 用 FX10A-140P/14-SV(ヒロセ電機)、基板間高さ 5mm 用 FX10A-140P/14-SV1(ヒロセ電機)

表 3.2 Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067

型番	A5027-U00-C A5027-U00Z-C		A5061-U00Z	A5067-U00Z-D
プロセッサ	名称	Freescale i.MX31		
	シリコン リビジョン	Rev.2.0	Rev.2.0.1	
	マーキング	M91E		
	機能	<ul style="list-style-type: none"> ・ ARM1136JF-S ・ 命令/データキャッシュ 16Kbyte/16Kbyte ・ L2 キャッシュ 128Kbyte ・ 内部 SRAM 16Kbyte ・ ベクタ浮動小数点コプロセッサ(VFP)搭載 		
システム クロック	CPU コア	最高 400MHz	最高 532MHz	
	バス	133MHz		
水晶発振器 周波数	CKIL	32.768kHz		
	CKIH	26MHz		
RAM	種類	LPDDR SDRAM		
	容量	128Mbyte	64Mbyte	128Mbyte
	バス幅	32bit		
	型式	Micron 社製 MT46H32M16LFCK-6		
フラッシュ メモリ	種類	NOR FLASH		
	容量	32Mbyte	16Mbyte	32Mbyte
	バス幅	16bit		
	型式	Intel 社製 PC28F256P30B85 または PC28F256P30BF		
電源電圧	コア	DC1.38~1.52V [a]	DC1.38~1.52V	
	コア最大電圧 絶対定格	DC1.65V		
	メモリ	DC1.8V		
	I/O	DC1.8~3.1V		
消費電力	Typ.	0.4W	0.5W	
	Max.	1.0W	1.2W	
使用温度 範囲	0~70°C			
基板サイズ	34 x 54 mm			
重量	約 10g			
基板間 コネクタ	FX10A-140S/14-SV(ヒロセ電機) [a]			

[a]対応コネクタ型式:基板間高さ 4mm 用 FX10A-140P/14-SV(ヒロセ電機)、基板間高さ 5mm 用 FX10A-140P/14-SV1(ヒロセ電機)

表 3.3 Armadillo-500 ベースボード仕様

型番	A5501-D00 A5501-D00Z A5527-D00 A5527-D00Z	A5567-D00Z
LAN(Ethernet)	RJ45 10BASE-T/100BASE-TX	
メモリ	NAND Flash:256MB (8bit 幅) 型式: Numonyx 社製 NAND02GW3B2CN1	
シリアル(UART)	D-sub9 ピン RS232C 2ch (Max:230.4kbps)	
GPIO	22bit(3V 対応, コネクタ非搭載) 8bit(1.8V 対応, コネクタ非搭載)	

USB	Type-A コネクタ USB2.0 Host 2ch (High Speed 対応)	
コンパクトフラッシュ	Type I/II スロット × 1 (I/O, メモリカード対応)	
SD/MMC	SD スロット × 1	
ビデオ	VGA I/F ミニ D-Sub15 ピン アナログ RGB 出力 最大解像度:800 × 600 ピクセル	
オーディオ	ミニジャック LINE 入出力, ステレオヘッドフォン出力, モノラルマイク入力	
拡張	外部拡張メモリバス (アドレス 26bit, データ 16bit, コネクタ非搭載) SPI, I ² C(2bit), カメラ入力 (3V GPIO 20bit 使用, コネクタ非搭載)	
カレンダー時計	RTC 専用 IC 搭載 (バックアップ機能付)	
LED	LED(緑色,面実装) × 4 ,LED(赤色,φ3mm) × 1 ,パワー LED(緑色,φ3mm) × 1	
スイッチ	タクトスイッチ × 2 ,リセットスイッチ × 1	
JTAG	ARM 標準 20 ピン JTAG コネクタ(2.54mm ピッチ) ,ETM 対応 38 ピン Mictor コネクタ	
電源電圧	DC ジャック DC5V±5%	
消費電力 (Typ.)	2.2W (CPU モジュール消費電力含む)	2.4W (CPU モジュール消費電力含む)
使用温度範囲	0~60°C	
基板サイズ	98 × 146mm	
重量	約 120g(CPU モジュール除く)	
基板コネクタ	FX10A-140P/14-SV (ヒロセ電機)	

3.2. ブロック図

Armadillo-500 開発ボードのブロック図を 「図 3.1. Armadillo-500 開発ボード ブロック図」 に示します。

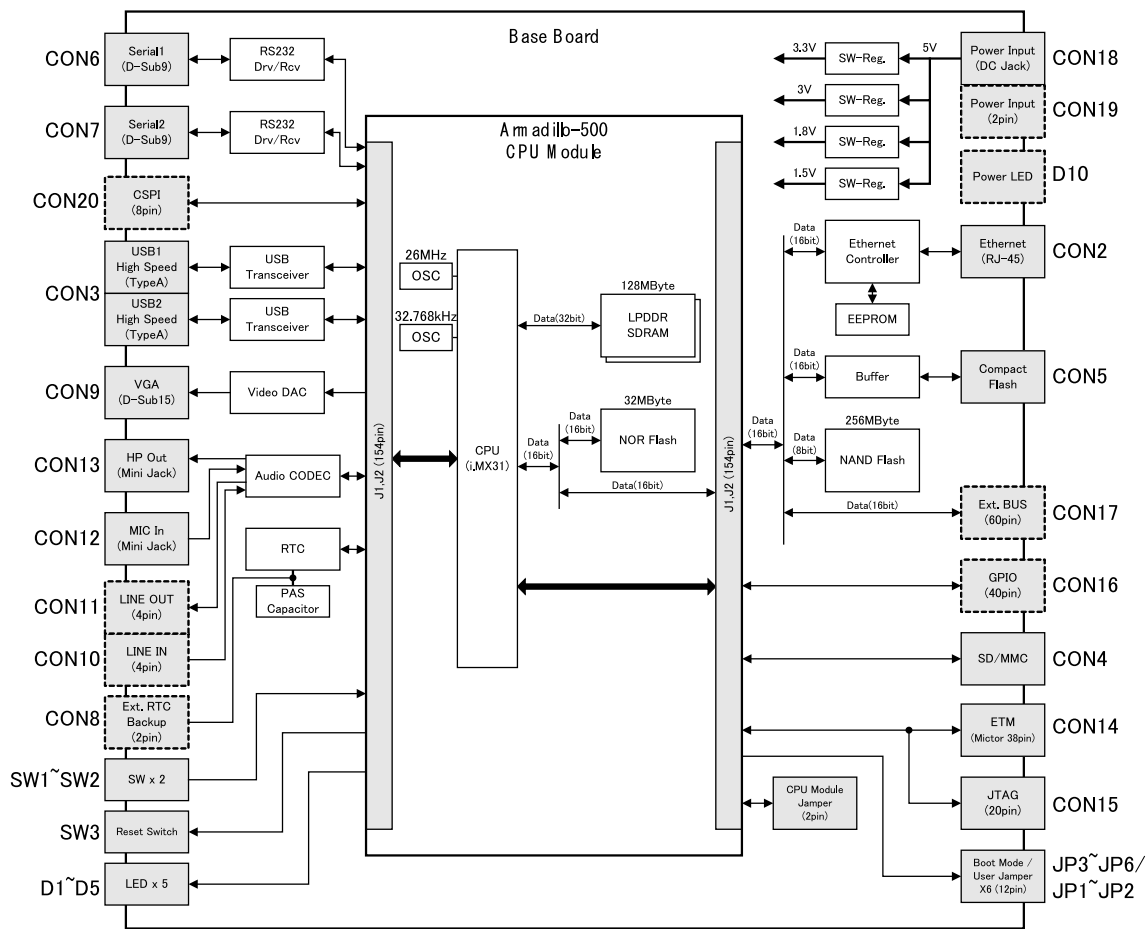


図 3.1 Armadillo-500 開発ボード ブロック図

4. メモリマップ

Armadillo-500 開発ボード A5501 の物理メモリマップを「表 4.1. Armadillo-500 開発ボード A5501 物理メモリマップ」に、A5527/A5567 の物理メモリマップを「表 4.2. Armadillo-500 開発ボード A5527/A5567 物理メモリマップ」に示します。

表 4.1 Armadillo-500 開発ボード A5501 物理メモリマップ

Start Address	End Address	Device	Area
0x0000 0000	0x0000 3FFF	i.MX31 Secure ROM (16kB)	
0x0000 4000	0x0040 3FFF	Reserved	
0x0040 4000	0x0040 7FFF	i.MX31 Internal ROM (16kB)	
0x0040 8000	0x1FFF BFFF	Reserved	
0x1FFF C000	0x1FFF FFFF	i.MX31 Internal RAM (16kB)	
0x2000 0000	0x2FFF FFFF	Reserved	
0x3000 0000	0x7FFF FFFF	i.MX31 Internal Registers	
0x8000 0000	0x83FF FFFF	LPDDR SDRAM (64MB)	CSD0
0x8400 0000	0x8FFF FFFF	Reserved	
0x9000 0000	0x9FFF FFFF	Reserved	CSD1
0xA000 0000	0xA0FF FFFF	NOR Flash Memory (16MB)	
0xA100 0000	0xA7FF FFFF	Reserved	CS0
0xA800 0000	0xAFFF FFFF	Extended Bus Region (128MB)	CS1
0xB000 0000	0xB1FF FFFF	Reserved	CS2
0xB200 0000	0xB3FF FFFF	Ethernet Controller (LAN9118) Internal Registers	CS3
0xB400 0000	0xB5FF FFFF	Extended Bus Region (32MB)	CS4
0xB600 0000	0xB7FF FFFF	Reserved	CS5
0xB800 0000	0xB800 0FFF	NAND Flash Memory Region	
0xB800 1000	0xB800 4FFF	i.MX31 Internal Registers	
0xB800 5000	0xBBFF FFFF	Reserved	
0xBC00 0000	0xBFFF FFFF	Compact Flash Region	
0xC000 0000	0xFFFF FFFF	Reserved	

表 4.2 Armadillo-500 開発ボード A5527/A5567 物理メモリマップ

Start Address	End Address	Device	Area
0x0000 0000	0x0000 3FFF	i.MX31 Secure ROM (16kB)	
0x0000 4000	0x0040 3FFF	Reserved	
0x0040 4000	0x0040 7FFF	i.MX31 Internal ROM (16kB)	
0x0040 8000	0x1FFF BFFF	Reserved	
0x1FFF C000	0x1FFF FFFF	i.MX31 Internal RAM (16kB)	
0x2000 0000	0x2FFF FFFF	Reserved	
0x3000 0000	0x7FFF FFFF	i.MX31 Internal Registers	
0x8000 0000	0x87FF FFFF	LPDDR SDRAM (128MB)	
0x8800 0000	0x8FFF FFFF	Reserved	CSD0
0x9000 0000	0x9FFF FFFF	Reserved	CSD1
0xA000 0000	0xA1FF FFFF	NOR Flash Memory (32MB)	
0xA200 0000	0xA7FF FFFF	Reserved	CS0
0xA800 0000	0xAFFF FFFF	Extended Bus Region (128MB)	CS1
0xB000 0000	0xB1FF FFFF	Reserved	CS2
0xB200 0000	0xB3FF FFFF	Ethernet Controller (LAN9118) Internal Registers	CS3
0xB400 0000	0xB5FF FFFF	Extended Bus Region (32MB)	CS4
0xB600 0000	0xB7FF FFFF	Reserved	CS5

Start Address	End Address	Device	Area
0xB800 0000	0xB800 0FFF	NAND Flash Memory Region	
0xB800 1000	0xB800 4FFF	i.MX31 Internal Registers	
0xB800 5000	0xBBFF FFFF	Reserved	
0xBC00 0000	0xBFFF FFFF	Compact Flash Region	
0xC000 0000	0xFFFF FFFF	Reserved	

5. 各種インターフェース仕様

5.1. 各種インターフェースの配置

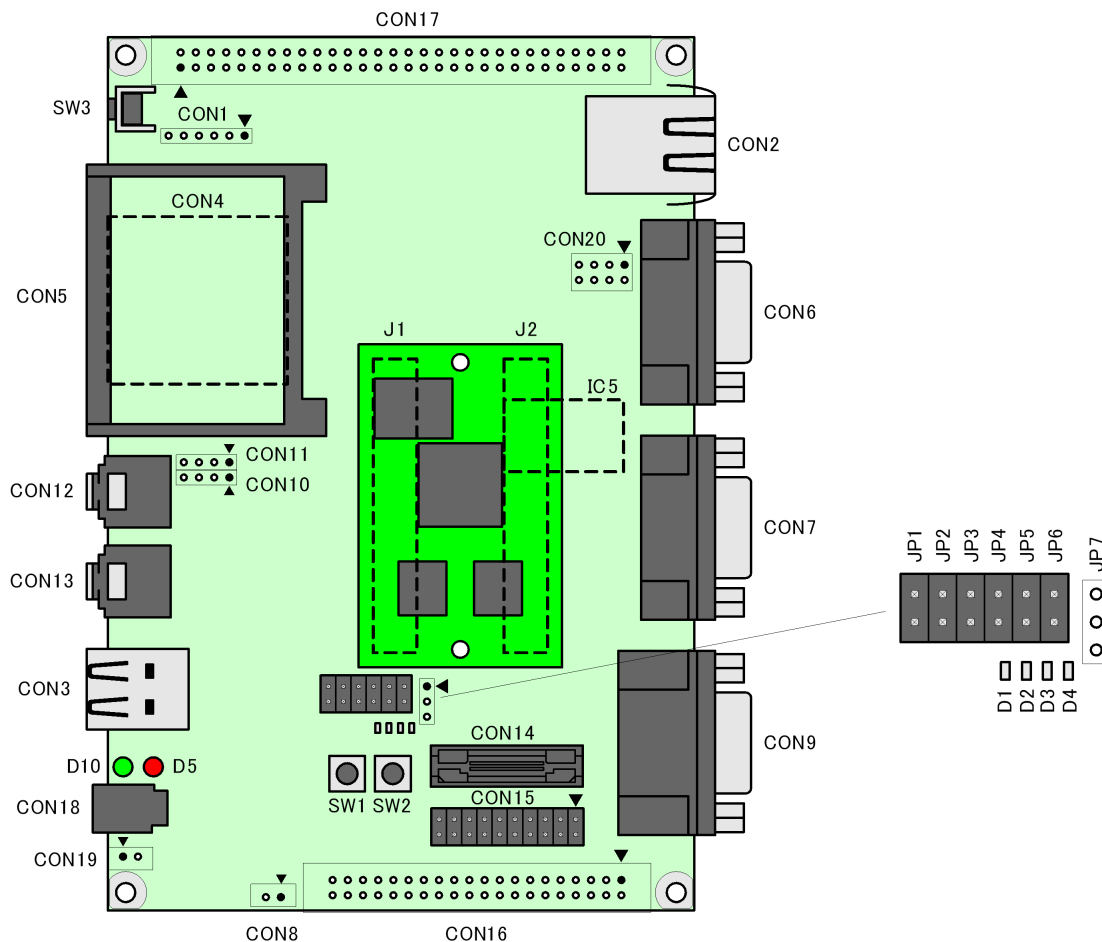


図 5.1 各種インターフェースの配置

表 5.1 各種インターフェースの内容

部品番号	インターフェース	形状	備考
CON1	CPLD JTAG	ピンヘッダ(6P) (2.54mm ピッチ)	コネクタ非搭載
CON2	LAN	RJ-45 コネクタ	
CON3	USB	Type-A コネクタ (2ポートスタック)	
CON4	SD	SD スロット	
CON5	コンパクトフラッシュ	Type I/II スロット	
CON6,CON7	シリアル	D-Sub9 ピン(オス)	
CON8	RTC 外部バックアップ用電源入力	ピンヘッダ(2P) (2.5mm ピッチ)	コネクタ非搭載
CON9	VGA(アナログ RGB)	ミニ D-Sub15 ピン(メス)	

部品番号	インターフェース	形状	備考
CON10	LINE 入力	ピンヘッダ(4P) (2.54mm ピッチ)	コネクタ非搭載
CON11	LINE 出力	ピンヘッダ(4P) (2.54mm ピッチ)	コネクタ非搭載
CON12	マイク入力	ミニジャック(φ3.5mm)	
CON13	ヘッドフォン出力	ミニジャック(φ3.5mm)	
CON14	i.MX31 JTAG(ETM)	Mictor コネクタ(38P)	
CON15	i.MX31 JTAG	ピンヘッダ(20 ピン) (2.54mm ピッチ)	
CON16	GPIO、I ² C、カメラ	ピンヘッダ(40P) (2.54mm ピッチ)	コネクタ非搭載
CON17	外部拡張メモリバス	ピンヘッダ(60P) (2.54mm ピッチ)	コネクタ非搭載
CON18	電源入力	DC ジャック	
CON19	電源入力	ピンヘッダ(2P) (2.5mm ピッチ)	コネクタ非搭載
CON20	SPI	ピンヘッダ(8P) (2.54mm ピッチ)	コネクタ非搭載
J1,J2	CPU モジュール/ベースボード	コネクタ(154P) (0.5mm ピッチ)	
JP1,JP2	ユーザージャンパ	ピンヘッダ(2P) (2.54mm ピッチ)	
JP3~JP6	i.MX31 起動モード設定ジャンパ	ピンヘッダ(2P) (2.54mm ピッチ)	
JP7	CPU モジュール設定ジャンパ	ピンヘッダ(2P) (2.54mm ピッチ)	
D1~D4	ユーザー LED	LED(緑色,面実装)	
D5	ユーザー LED	LED(赤色,φ3mm)	
D10	パワー LED	LED(緑色,φ3mm)	
SW1,SW2	ユーザースイッチ	タクトスイッチ	
SW3	リセットスイッチ	タクトスイッチ	
IC5	NAND フラッシュメモリ	IC	

5.2. CON1(CPLD JTAG インターフェース)

CON1 は CPLD JTAG インターフェースです。ベースボード上に搭載されている CPLD(IC6)の JTAG ピンに接続されています。

表 5.2 CON1 信号配列

ピン番号	信号名	I/O	機能
1	+1.8V	Power	電源(+1.8V)
2	CPLD_TMS	In	CPLD の TMS ピンに接続
3	CPLD_TDO	Out	CPLD の TDO ピンに接続
4	CPLD_TDI	In	CPLD の TDI ピンに接続
5	CPLD_TCK	In	CPLD の TCK ピンに接続
6	GND	Power	電源(GND)

5.3. CON2(LAN インターフェース)

CON2 は 10BASE-T/100BASE-TX の LAN インターフェースです。カテゴリ 5 以上のイーサネットケーブルを接続することができます。通常はハブに対してストレートケーブルで接続しますが、クロスケーブルを使用して直接パソコン等の機器と接続することもできます。

i.MX31 にはイーサネットコントローラが内蔵されていないため、ベースボード上にイーサネットコントローラ(IC7)を搭載してネットワーク機能を実現しています。イーサネットコントローラは i.MX31 のメモリバス(メモリエリア: CS3)に接続されています。

表 5.3 CON2 信号配列(RJ45)

ピン番号	信号名	I/O	機能
1	TX+	Out	差動のツイストペア送信出力(+)
2	TX-	Out	差動のツイストペア送信出力(-)
3	RX+	In	差動のツイストペア受信入力(+)
4	-	-	75Ω 終端、CON2(5 ピン)とコネクタ内部で接続
5	-	-	75Ω 終端、CON2(4 ピン)とコネクタ内部で接続
6	RX-	In	差動のツイストペア受信入力(-)
7	-	-	75Ω 終端、CON2(8 ピン)とコネクタ内部で接続
8	-	-	75Ω 終端、CON2(7 ピン)とコネクタ内部で接続
-	LEFT_LED	-	イーサネットコントローラの GPIO1/nLED2 ピンに接続
-	RIGHT_LED	-	イーサネットコントローラの GPIO2/nLED3 ピンに接続

5.4. CON3(USB インターフェース)

CON3 は USB シリアルインターフェースです。USB トランシーバを経由して i.MX31 の USB コントローラに接続されています。

- ・ データ転送モード: USB 2.0 High Speed(480Mbps)、Full Speed(12Mbps)、Low Speed(1.5Mbps)
- ・ 供給電源: 電圧+5V、電流 500mA(Max)
- ・ コネクタ形状: 2ポートスタック型 Type-A(上段: USB2、下段: USB1)
- ・ コントローラ: i.MX31 内蔵 USB コントローラ(USB1: USBOTG ポート、USB2: USBHOST2 ポート)

表 5.4 CON3 信号配列

ピン番号	信号名	I/O	機能
1	+5V	Power	USB1 電源(+5V、最大 500mA の供給可能)
2	USB1-	In/Out	USB1 のマイナス側信号
3	USB1+	In/Out	USB1 のプラス側信号
4	GND	Power	USB1 電源(GND)
5	+5V	Power	USB2 電源(+5V、最大 500mA の供給可能)
6	USB2-	In/Out	USB2 のマイナス側信号
7	USB2+	In/Out	USB2 のプラス側信号
8	GND	Power	USB2 電源(GND)

※ Armadillo サイト (<http://armadillo.atmark-techno.com/>)にて、動作確認済み USB デバイス情報を随時更新していますのでご確認ください。



USB2 コントローラは、CON14(ETM 対応 38 ピン Mictor コネクタ)と共通の信号が接続されていますので CON14 を使用する時は注意してください。詳細は「5.11.1 CON14(ETM 対応 38 ピン Mictor コネクタ)」を参照してください。

5.5. CON4(SD インターフェース)

CON4 は SD インターフェースです。i.MX31 の SD/MMC コントローラに接続されています。

表 5.5 CON4 信号配列

ピン番号	信号名	I/O	機能
1	CD/DAT3	In/Out	データバス(bit3)、i.MX31 の SD1_DATA3 ピンに接続
2	CMD	In/Out	コマンド/レスポンス、i.MX31 の SD1_CMD ピンに接続
3	VSS	Power	電源(GND)
4	VDD	Power	電源(+3V)
5	CLK	Out	クロック、i.MX31 の SD1_CLK ピンに接続
6	VSS	Power	電源(GND)
7	DAT0	In/Out	データバス(bit0)、i.MX31 の SD1_DATA0 ピンに接続
8	DAT1	In/Out	データバス(bit1)、i.MX31 の SD1_DATA1 ピンに接続
9	DAT2	In/Out	データバス(bit2)、i.MX31 の SD1_DATA2 ピンに接続
10	CD_SW	In	カード検出(Low: カード挿入、High: カード未挿入)、i.MX31 の ATA_DMACK(GPIO3_30) ピンに接続
11	GND	Power	電源(GND)
12	WP_SW	In	ライトプロテクト検出(Low: ライトイネーブル、High: ライトプロテクト)、i.MX31 の ATA_RESET_B(GPIO3_31)ピンに接続



Armadillo サイト(<http://armadillo.atmark-techno.com/>)にて、動作確認済み SD/MMC カード情報を随時更新していますのでご確認ください。



突入電流の大きな SD カードの挿抜の際、3V 系 DC-DC の電流制限機能により、他のデバイス動作に問題が発生する場合があります。詳細は、「Armadillo-500 リビジョン情報」の「A500-Erratum # 4」を参照してください。



ベースボードの基板リビジョン Rev.B 及び Rev.B1 は活線挿抜未対応です。Rev.C から活線挿抜に対応しております。

5.6. CON5(コンパクトフラッシュインターフェース)

CON5 はコンパクトフラッシュのインターフェースです。I/O モード、メモリモードに対応しており、ATA デバイスや I/O カードを接続することができます。

- ・ 接続モード: I/O モード、メモリモード
- ・ 対応形状: Type I、Type II
- ・ +3.3V カード専用、活線挿抜(ホットプラグ)対応

・ コントローラ: i.MX31 内蔵 PCMCIA コントローラ

表 5.6 CON5 信号配列

ピン番号	信号名	I/O	機 能
1	GND	Power	電源(GND)
2	D03	In/Out	データバス(bit3)
3	D04	In/Out	データバス(bit4)
4	D05	In/Out	データバス(bit5)
5	D06	In/Out	データバス(bit6)
6	D07	In/Out	データバス(bit7)
7	CE1*	Out	カードイネーブル 1
8	A10	Out	アドレスバス(bit10)
9	OE*	Out	出カインーブル
10	A09	Out	アドレスバス(bit9)
11	A08	Out	アドレスバス(bit8)
12	A07	Out	アドレスバス(bit7)
13	VCC	Power	電源(+3.3V) ^[a]
14	A06	Out	アドレスバス(bit6)
15	A05	Out	アドレスバス(bit5)
16	A04	Out	アドレスバス(bit4)
17	A03	Out	アドレスバス(bit3)
18	A02	Out	アドレスバス(bit2)
19	A01	Out	アドレスバス(bit1)
20	A00	Out	アドレスバス(bit0)
21	D00	In/Out	データバス(bit0)
22	D01	In/Out	データバス(bit1)
23	D02	In/Out	データバス(bit2)
24	WP/IOIS16*	In	メモリモード: ライトプロテクト、I/O モード: データバス幅応答
25	CD2*	In	カード検出 2
26	CD1*	In	カード検出 1
27	D11	In/Out	データバス(bit11)
28	D12	In/Out	データバス(bit12)
29	D13	In/Out	データバス(bit13)
30	D14	In/Out	データバス(bit14)
31	D15	In/Out	データバス(bit15)
32	CE2*	Out	カードイネーブル 2
33	VS1*	In	電圧検出 1
34	IORD*	Out	I/O リード
35	IOWR*	Out	I/O ライト
36	WE*	Out	ライトイネーブル
37	READY/IREQ	In	メモリモード: レディ、I/O モード: 割り込み要求
38	VCC	Power	電源(+3.3V) ^[a]
39	CSEL*	Out	ケーブルセレクト、電源(GND)に接続
40	VS2*	In	電圧検出 2
41	RESET	Out	カードリセット
42	WAIT*	In	ウェイト要求
43	-	-	
44	REG*	Out	レジスタ選択と I/O イネーブル
45	BVD2/SPKR*	In/Out	メモリモード: バッテリー電圧検出 2
46	BVD1/STSCHG*	In/Out	メモリモード: バッテリー電圧検出 1、I/O モード: カードステータス変更
47	D08	In/Out	データバス(bit08)
48	D09	In/Out	データバス(bit09)
49	D10	In/Out	データバス(bit10)

ピン番号	信号名	I/O	機 能
50	GND	Power	電源(GND)

[a]電圧精度±5%

※ Armadillo サイト (<http://armadillo.atmark-techno.com/>)にて、動作確認済みコンパクトフラッシュ情報を随時更新していますのでご確認ください。

5.7. CON6,CON7(シリアルインターフェース)

CON6, CON7 は非同期(調歩同期)シリアルインターフェースです。RS232C トランシーバを經由して i.MX31 の UART コントローラに接続されています。

5.7.1. CON6(UART1)

- ・ 信号入出力レベル: RS232C レベル
- ・ 最大データ転送レート: 230.4kbps
- ・ フロー制御: CTS、RTS
- ・ コントローラ: i.MX31 内蔵 UART コントローラ(ポート 1)

表 5.7 CON6 信号配列

ピン番号	信号名	I/O	機 能
1	-	-	
2	RXD1	In	受信データ、i.MX31 の RXD1 ピンに接続
3	TXD1	Out	送信データ、i.MX31 の TXD1 ピンに接続
4	-	-	
5	GND	Power	電源(GND)
6	-	-	
7	RTS1	Out	送信要求、i.MX31 の CTS1 ピンに接続
8	CTS1	In	送信可能、i.MX31 の RTS1 ピンに接続
9	-	-	

5.7.2. CON7(UART2)

- ・ 信号入出力レベル: RS232C レベル
- ・ 最大データ転送レート: 230.4kbps
- ・ フロー制御: CTS、RTS、DTR、DSR、DCD、RI
- ・ コントローラ: i.MX31 内蔵 UART コントローラ(ポート 2)

表 5.8 CON7 信号配列

ピン番号	信号名	I/O	機 能
1	DCD2	In	キャリア検出、i.MX31 の DCD_DTE1 ピンに接続
2	RXD2	In	受信データ、i.MX31 の RXD2 ピンに接続
3	TXD2	Out	送信データ、i.MX31 の TXD2 ピンに接続
4	DTR2	Out	データ端末レディ、i.MX31 の DTR_DTE1 ピンに接続
5	GND	Power	電源(GND)
6	DSR2	In	データセットレディ、i.MX31 の DSR_DTE1 ピンに接続
7	RTS2	Out	送信要求、i.MX31 の CTS2 ピンに接続

ピン番号	信号名	I/O	機能
8	CTS2	In	送信可能、i.MX31 の RTS2 ピンに接続
9	RI2	In	被呼表示、i.MX31 の RI_DTE1 ピンに接続

5.8. CON8(RTC 外部バックアップ用電源入力)

CON8 はベースボード上に搭載されているリアルタイムクロック(IC21)の外部バックアップ用電源入力端子です。リアルタイムクロックはポリアセンキャパシタ(PAS)のバックアップにより電源切断後も一定時間動作しますが、長時間電源を切断されても時刻データを保持したい場合に別途外付けバッテリーを接続することができます。(計時可能最低電圧: 約+1.1V、リアルタイムクロック消費電流: 約 1uA)

i.MX31 にはリアルタイムクロックコントローラを内蔵していますが、バックアップ保持時間改善のためリアルタイムクロック専用 IC をベースボード上に搭載しています。リアルタイムクロック専用 IC は i.MX31 の I2C コントローラ(ポート 2)に接続されています。

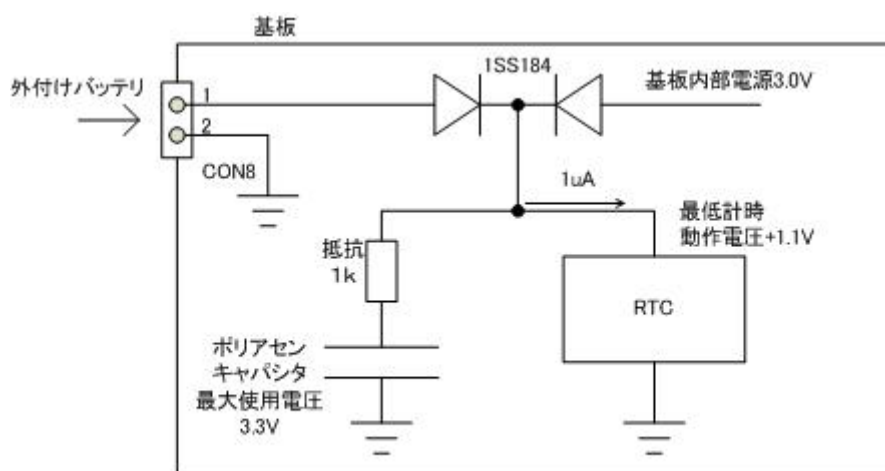



図 5.2 外付けバッテリーの接続



リアルタイムクロックの保持に使用しているポリアセンキャパシタは温度によって寿命/充放電回数が著しく異なります。また、ポリアセンキャパシタは交換不可です。そのため、リアルタイムクロックバックアップが重要なシステムにおいては、別途バックアップ用電池をご使用下さい。バックアップ用電池をご利用になる場合、電圧は 3.3V を越えないように設計してください。

表 5.9 CON8 信号配列

ピン番号	信号名	I/O	機能
1	BAT	Power	リアルタイムクロックのバックアップ用電源入力
2	GND	Power	電源(GND)



CON8 には+3.3V 以上の電圧を加えないでください。内部デバイスが破壊する可能性があります。

5.9. CON9(VGA インターフェース)

CON9 は、アナログ RGB 入力を持つ汎用の CRT・液晶ディスプレイを接続することができる VGA インターフェースです。ビデオ DAC を経由して i.MX31 の同期ディスプレイコントローラに接続されています。

- ・ 最大解像度: SVGA 800×600(8/16bit)
- ・ コネクタ形状: ミニ D-Sub15 ピン
- ・ コントローラ: i.MX31 内蔵同期ディスプレイコントローラ(SDC)

表 5.10 CON9 信号配列

ピン番号	信号名	I/O	機能
1	RED	Out	アナログ色信号(赤)
2	GREEN	Out	アナログ色信号(緑)
3	BLUE	Out	アナログ色信号(青)
4	-	-	
5	GND	Power	信号接地(GND)
6	GND	Power	信号接地(GND)
7	GND	Power	信号接地(GND)
8	GND	Power	信号接地(GND)
9	-	-	
10	GND	Power	信号接地(GND)
11	-	-	
12	-	-	
13	H_SYNC	Out	水平同期信号
14	V_SYNC	Out	垂直同期信号
15	-	-	

5.10. CON10~CON13(オーディオインターフェース)

CON10~CON13 はオーディオインターフェースです。オーディオ CODEC を経由して i.MX31 のデジタルオーディオマルチプレクサ(ポート 5)に接続されています。

5.10.1. CON10(LINE 入力)

表 5.11 CON10 信号配列

ピン番号	信号名	I/O	機能
1	LINE_IN_L	In	ライン入力信号(左チャンネル)
2	GND	Power	電源(GND)
3	GND	Power	電源(GND)
4	LINE_IN_R	In	ライン入力信号(右チャンネル)

5.10.2. CON11(LINE 出力)

表 5.12 CON11 信号配列

ピン番号	信号名	I/O	機能
1	LINE_OUT_L	Out	ライン出力信号(左チャンネル)
2	GND	Power	電源(GND)
3	GND	Power	電源(GND)
4	LINE_OUT_R	Out	ライン出力信号(右チャンネル)

5.10.3. CON12(マイク入力)

表 5.13 CON12 信号配列

ピン番号	信号名	I/O	機能
Tip	MIC_IN	In	マイク入力信号
Ring	-	-	
Sleeve	GND	Power	電源(GND)

5.10.4. CON13(ヘッドフォン出力)

表 5.14 CON13 信号配列

ピン番号	信号名	I/O	機能
Tip	HP_OUT_L	Out	ヘッドフォン出力(左チャンネル)
Ring	HP_OUT_R	Out	ヘッドフォン出力(右チャンネル)
Sleeve	GND	Power	電源(GND)

5.11. CON14,CON15(i.MX31 JTAG インターフェース)

CON14, CON15 は、JTAG デバッガを接続することができる JTAG インターフェースです。i.MX31 の JTAG コントローラに接続されています。

5.11.1. CON14(ETM 対応 38 ピン Mictor コネクタ)

CON14 には ETM 機能を持つ JTAG デバッガを接続することができます。トレース信号は Armadillo-500 開発ボード上の USB2 トランシーバ(IC10)と汎用入出力コネクタ(CON16)の一部にも接続されていますので、これらのインターフェースとは同時に使用することはできません。(トレースデータ幅を変更することで同時に使用することが可能です。「表 5.16. ETM トレース信号のマルチプレクス」参照)

i.MX31 のマルチプレクスピンをトレース信号として設定する場合は、i.MX31 の Software Multiplexor Control Register (SW_MUX_CTL)を「Alternate Mode 4」に設定します。ハードウェア初期化時に実行されるマクロファイル等の JTAG デバッガ機能を使用して変更してください。USB2 トランシーバ(IC10)の誤動作を防ぐため、トレースデータ幅を 16bit で使用する場合は IC10 の CS*ピンに接続されている i.MX31 の GPIO1_3 を High 出力に設定してください。

表 5.15 CON14 信号配列

ピン番号	信号名	I/O	機能
1	-	-	
2	-	-	
3	-	-	
4	-	-	
5	GND	Power	電源(GND)


ピン番号	信号名	I/O	機能
6	TRACECLK	Out	i.MX31 の KEY_ROW4 ピンに接続、CON16(3 ピン)と共通
7	DBGRRQ	In	プルダウン(2.2kΩ)
8	DBGACK	Out	プルダウン(2.2kΩ)
9	SRST*	In	リセット IC(IC26)に接続(Low: リセット状態、High: リセット解除)
10	EXTTRIG	In	プルダウン(2.2kΩ)
11	TDO	Out	i.MX31 の TDO ピンに接続、CON15(13 ピン)と共通
12	VTref	Power	電源(+1.8V)
13	RTCK	Out	i.MX31 の RTCK ピンに接続、CON15(11 ピン)と共通
14	Vsup	Power	電源(+1.8V)
15	TCK	In	i.MX31 の TCK ピンに接続、CON15(9 ピン)と共通
16	TRACEDATA7	Out	i.MX31 の KEY_COL7 ピンに接続、CON16(10 ピン)と共通
17	TMS	In	i.MX31 の TMS ピンに接続、CON15(7 ピン)と共通
18	TRACEDATA6	Out	i.MX31 の KEY_COL6 ピンに接続、CON16(9 ピン)と共通
19	TDI	In	i.MX31 の TDI ピンに接続、CON15(5 ピン)と共通
20	TRACEDATA5	Out	i.MX31 の KEY_COL5 ピンに接続、CON16(8 ピン)と共通
21	TRST*	In	i.MX31 の TRSTB ピンに接続、CON15(3 ピン)と共通
22	TRACEDATA4	Out	i.MX31 の KEY_COL4 ピンに接続、CON16(7 ピン)と共通
23	TRACEDATA15	Out	i.MX31 の CSPI1_MOSI ピンに接続
24	TRACEDATA3	Out	i.MX31 の KEY_COL3 ピンに接続
25	TRACEDATA14	Out	i.MX31 の SFS6 ピンに接続
26	TRACEDATA2	Out	i.MX31 の KEY_ROW7 ピンに接続、CON16(6 ピン)と共通
27	TRACEDATA13	Out	i.MX31 の SCK6 ピンに接続、IC10(RESET*ピン)と共通
28	TRACEDATA1	Out	i.MX31 の KEY_ROW6 ピンに接続、CON16(5 ピン)と共通
29	TRACEDATA12	Out	i.MX31 の SRXD6 ピンに接続、IC10(DATA7 ピン)と共通
30	GND	Power	電源(GND)
31	TRACEDATA11	Out	i.MX31 の STXD6 ピンに接続、IC10(DATA6 ピン)と共通
32	GND	Power	電源(GND)
33	TRACEDATA10	Out	i.MX31 の SFS3 ピンに接続、IC10(DATA5 ピン)と共通
34	VDD	Power	電源(+1.8V)
35	TRACEDATA9	Out	i.MX31 の SCK3 ピンに接続、IC10(DATA4 ピン)と共通
36	TRACECTL	Out	i.MX31 の KEY_ROW3 ピンに接続
37	TRACEDATA8	Out	i.MX31 の SRXD3 ピンに接続、IC10(DATA3 ピン)と共通
38	TRACEDATA0	Out	i.MX31 の KEY_ROW5 ピンに接続、CON16(4 ピン)と共通

表 5.16 ETM トレース信号のマルチプレクス

ETM 信号名	i.MX31 ピン名	Armadillo-500 開発ボードのインターフェース名	
		CON3 上段(USB2)	CON16(汎用入出力)
TRACECTL	KEY_ROW3	-	-
TRACECLK	KEY_ROW4	-	CON16 の 3 ピンに接続(GPIO2_18)
TRACEDATA0	KEY_ROW5	-	CON16 の 4 ピンに接続(GPIO2_19)
TRACEDATA1	KEY_ROW6	-	CON16 の 5 ピンに接続(GPIO2_20)
TRACEDATA2	KEY_ROW7	-	CON16 の 6 ピンに接続(GPIO2_21)
TRACEDATA3	KEY_COL3	-	-
TRACEDATA4	KEY_COL4	-	CON16 の 7 ピンに接続(GPIO2_22)
TRACEDATA5	KEY_COL5	-	CON16 の 8 ピンに接続(GPIO2_23)
TRACEDATA6	KEY_COL6	-	CON16 の 9 ピンに接続(GPIO2_24)
TRACEDATA7	KEY_COL7	-	CON16 の 10 ピンに接続(GPIO2_25)
TRACEDATA8	SRXD3	IC10 の DATA3 ピンに接続 (USBH2_DATA3)	-
TRACEDATA9	SCK3	IC10 の DATA4 ピンに接続 (USBH2_DATA4)	-
TRACEDATA10	SFS3	IC10 の DATA5 ピンに接続 (USBH2_DATA5)	-

ETM 信号名	i.MX31 ピン名	Armadillo-500 開発ボードのインターフェース名	
		CON3 上段(USB2)	CON16(汎用入出力)
TRACEDATA11	STXD6	IC10 の DATA6 ピンに接続 (USBH2_DATA6)	-
TRACEDATA12	SRXD6	IC10 の DATA7 ピンに接続 (USBH2_DATA7)	-
TRACEDATA13	SCK6	IC10 の RESET*ピンに接続(GPIO1_25)	-
TRACEDATA14	SFS6	-	-
TRACEDATA15	CSPI1_MOSI	-	-
-	GPIO1_3	IC10 の CS*ピンに接続(GPIO1_3)	-

※ トレースデータ幅を 16bit に設定する場合、CON3 上段および CON16 の 3~10 ピンが使用できませんが、8bit に設定することで CON3 上段(USB2)が使用可能に、4bit 設定でさらに CON16 の 7~10 ピンが使用できます。




CON14 は、CON15(ARM 標準 20 ピン JTAG コネクタ)と共通の信号が接続されていますので、CON15 と同時に使用しないでください。接続装置が誤動作または故障する可能性があります。

5.11.2. CON15(ARM 標準 20 ピン JTAG コネクタ)

CON15 には ARM 標準 20 ピン JTAG コネクタ対応の JTAG デバッガを接続することができます。

表 5.17 CON15 信号配列

ピン番号	信号名	I/O	機能
1	VTref	Power	電源(+1.8V)
2	Vsup	Power	電源(+1.8V)
3	TRST*	In	i.MX31 の TRSTB ピンに接続
4	GND	Power	電源(GND)
5	TDI	In	i.MX31 の TDI ピンに接続、CON14(19 ピン)と共通
6	GND	Power	電源(GND)
7	TMS	In	i.MX31 の TMS ピンに接続、CON14(17 ピン)と共通
8	GND	Power	電源(GND)
9	TCK	In	i.MX31 の TCK ピンに接続、CON14(15 ピン)と共通
10	GND	Power	電源(GND)
11	RTCK	Out	i.MX31 の RTCK ピンに接続、CON14(13 ピン)と共通
12	GND	Power	電源(GND)
13	TDO	Out	i.MX31 の TDO ピンに接続、CON14(11 ピン)と共通
14	GND	Power	電源(GND)
15	SRST*	In	リセット IC(IC26)に接続(Low: リセット状態、High: リセット解除)
16	GND	Power	電源(GND)
17	DBGRRQ	In	i.MX31 の DE_B ピンに接続
18	GND	Power	電源(GND)
19	DBGACK	Out	プルダウン(2.2kΩ)
20	GND	Power	電源(GND)



CON15 は、CON14(ETM 対応 38 ピン Mictor コネクタ)と共通の信号が接続されていますので、CON14 と同時に使用しないでください。接続装置が誤動作または故障する可能性があります。

5.12. CON16(汎用入出力、I²C、カメラインターフェース)

CON16 は汎用入出力(GPIO)と I²C インターフェースです。それぞれ i.MX31 の GPIO コントローラと I²C コントローラ(ポート 1)に接続されています。

- ・ +1.8V 対応 GPIO: 8bit
- ・ +3V 対応 GPIO: 22bit
- ・ I²C 専用端子: 1 ポート

i.MX31 のマルチプレクス設定により、CON16 の信号は+3V 対応 GPIO をカメラインターフェース(CSI)として使用することができます。また、+1.8V 対応 GPIO をキーパッドポート(KPP)として使用することができます。

表 5.18 CON16 信号配列(GPIO 設定時)

ピン番号	信号名	I/O	電圧グループ	機能
1	GND	Power		電源(GND)
2	+1.8V	Power		電源(+1.8V)
3	GPIO0	In/Out	+1.8V	i.MX31 の KEY_ROW4(GPIO2_18)ピンに接続、CON14(6ピン)と共通
4	GPIO1	In/Out	+1.8V	i.MX31 の KEY_ROW5(GPIO2_19)ピンに接続、CON14(38ピン)と共通
5	GPIO2	In/Out	+1.8V	i.MX31 の KEY_ROW6(GPIO2_20)ピンに接続、CON14(28ピン)と共通
6	GPIO3	In/Out	+1.8V	i.MX31 の KEY_ROW7(GPIO2_21)ピンに接続、CON14(26ピン)と共通
7	GPIO4	In/Out	+1.8V	i.MX31 の KEY_COL4(GPIO2_22)ピンに接続、CON14(22ピン)と共通
8	GPIO5	In/Out	+1.8V	i.MX31 の KEY_COL5(GPIO2_23)ピンに接続、CON14(20ピン)と共通
9	GPIO6	In/Out	+1.8V	i.MX31 の KEY_COL6(GPIO2_24)ピンに接続、CON14(18ピン)と共通
10	GPIO7	In/Out	+1.8V	i.MX31 の KEY_COL7(GPIO2_25)ピンに接続、CON14(16ピン)と共通
11	GND	Power		電源(GND)
12	+3V	Power		電源(+3V)
13	GPIO8	In/Out	+3V	i.MX31 の GPIO3_0 ピンに接続
14	GPIO9	In/Out	+3V	i.MX31 の GPIO3_1 ピンに接続
15	I2C1_CLK	In/Out	+3V	i.MX31 の I2C_CLK ピンに接続
16	I2C1_DAT	In/Out	+3V	i.MX31 の I2C_DAT ピンに接続
17	GPIO10	In/Out	+3V	i.MX31 の ATA_CS0(GPIO3_26)ピンに接続
18	GPIO11	In/Out	+3V	i.MX31 の ATA_CS1(GPIO3_27)ピンに接続
19	GPIO12	In/Out	+3V	i.MX31 の ATA_DIOR(GPIO3_28)ピンに接続
20	GPIO13	In/Out	+3V	i.MX31 の ATA_DIOW(GPIO3_29)ピンに接続
21	GPIO14	In/Out	+3V	i.MX31 の CSI_D4(GPIO3_4)ピンに接続
22	GPIO15	In/Out	+3V	i.MX31 の CSI_D5(GPIO3_5)ピンに接続
23	GPIO16	In/Out	+3V	i.MX31 の CSI_D6(GPIO3_6)ピンに接続
24	GPIO17	In/Out	+3V	i.MX31 の CSI_D7(GPIO3_7)ピンに接続
25	GPIO18	In/Out	+3V	i.MX31 の CSI_D8(GPIO3_8)ピンに接続
26	GPIO19	In/Out	+3V	i.MX31 の CSI_D9(GPIO3_9)ピンに接続
27	GPIO20	In/Out	+3V	i.MX31 の CSI_D10(GPIO3_10)ピンに接続
28	GPIO21	In/Out	+3V	i.MX31 の CSI_D11(GPIO3_11)ピンに接続
29	GPIO22	In/Out	+3V	i.MX31 の CSI_D12(GPIO3_12)ピンに接続
30	GPIO23	In/Out	+3V	i.MX31 の CSI_D13(GPIO3_13)ピンに接続


ピン番号	信号名	I/O	電圧グループ	機能
31	GPIO24	In/Out	+3V	i.MX31 の CSI_D14(GPIO3_14)ピンに接続
32	GPIO26	In/Out	+3V	i.MX31 の CSI_D15(GPIO3_15)ピンに接続
33	GPIO27	In/Out	+3V	i.MX31 の CSI_MCLK(GPIO3_16)ピンに接続
34	GPIO28	In/Out	+3V	i.MX31 の CSI_VSYNC(GPIO3_17)ピンに接続
35	GPIO29	In/Out	+3V	i.MX31 の CSI_HSYNC(GPIO3_18)ピンに接続
36	GPIO30	In/Out	+3V	i.MX31 の CSI_PIXCLK(GPIO3_19)ピンに接続
37	GND	Power		電源(GND)
38	+3V	Power		電源(+3V)
39	GND	Power		電源(GND)
40	+3.3V	Power		電源(+3.3V) ^[a]

^[a]電圧精度±5%

汎用入出力インターフェースの電気的仕様を「表 5.19. 汎用入出力の電気的仕様」に示します。i.MX31 の Software Pad Control Register (SW_PAD_CTL)で出力電流(Std, High, Max)やスルーレート(Slow, Fast)を変更することができます。

表 5.19 汎用入出力の電気的仕様

Symbol	Parameter	Min	Max	Unit	Conditions
VIH	Input High-Level Voltage	0.7×NVCC	NVCC	V	NVCC = +1.8V, +3V
VIL	Input Low-Level Voltage	0	0.3×NVCC	V	NVCC = +1.8V, +3V
VOH	Output High-Level Voltage	NVCC-0.15		V	IOH = -1 mA
		0.8×NVCC		V	IOH = Specified Drive
VOL	Output Low-Level Voltage		0.15	V	IOL = 1 mA
			0.2×NVCC	V	IOL = Specified Drive
IOH_S	High-Level Output Current, Slow Slew Rate	-2		mA	VOH = 0.8×NVCC, Std Drive
		-4		mA	VOH = 0.8×NVCC, High Drive
		-8		mA	VOH = 0.8×NVCC, Max Drive
IOH_F	High-Level Output Current, Fast Slew Rate	-4		mA	VOH = 0.8×NVCC, Std Drive
		-6		mA	VOH = 0.8×NVCC, High Drive
		-8		mA	VOH = 0.8×NVCC, Max Drive
IOL_S	Low-Level Output Current, Slow Slew Rate	2		mA	VOL = 0.2×NVCC, Std Drive
		4		mA	VOL = 0.2×NVCC, High Drive
		8		mA	VOL = 0.2×NVCC, Max Drive
IOL_F	Low-Level Output Current, Fast Slew Rate	4		mA	VOL = 0.2×NVCC, Std Drive
		6		mA	VOL = 0.2×NVCC, High Drive
		8		mA	VOL = 0.2×NVCC, Max Drive
IIN	Input Current (No PU/PD)		±1	uA	VI = NVCC or GND
	Input Current (100kΩPU)		25	uA	VI = GND
			0.1	uA	VI = NVCC
	Input Current (100kΩPD)		0.25	uA	VI = GND
		28	uA	VI = NVCC	
IOZ	Tri-state Leakage Current		±2	uA	VI = NVCC or GND, I/O = High Z



CON16 の 3~10 ピンは、CON14(ETM 対応 38 ピン Mictor コネクタ) と共通の信号が接続されていますので、CON14 を使用する時は注意してください。詳細は「5.11.1 CON14(ETM 対応 38 ピン Mictor コネクタ)」を参照してください。

表 5.20 CON16 信号配列(カメラインターフェース設定時)

ピン番号	信号名	I/O	電圧グループ	機能
11	GND	Power		電源(GND)
12	+3V	Power		電源(+3V)
13	GPIO3_0	In/Out	+3V	i.MX31 の GPIO3_0 ピンに接続
14	GPIO3_1	In/Out	+3V	i.MX31 の GPIO3_1 ピンに接続
15	I2C1_CLK	Out	+3V	i.MX31 の I2C_CLK ピンに接続
16	I2C1_DAT	In/Out	+3V	i.MX31 の I2C_DAT ピンに接続
17	CSI_D0	In	+3V	i.MX31 の ATA_CS0(CSI_D0)ピンに接続
18	CSI_D1	In	+3V	i.MX31 の ATA_CS1(CSI_D1)ピンに接続
19	CSI_D2	In	+3V	i.MX31 の ATA_DIOR(CSI_D2)ピンに接続
20	CSI_D3	In	+3V	i.MX31 の ATA_DIOW(CSI_D3)ピンに接続
21	CSI_D4	In	+3V	i.MX31 の CSI_D4 ピンに接続
22	CSI_D5	In	+3V	i.MX31 の CSI_D5 ピンに接続
23	CSI_D6	In	+3V	i.MX31 の CSI_D6 ピンに接続
24	CSI_D7	In	+3V	i.MX31 の CSI_D7 ピンに接続
25	CSI_D8	In	+3V	i.MX31 の CSI_D8 ピンに接続
26	CSI_D9	In	+3V	i.MX31 の CSI_D9 ピンに接続
27	CSI_D10	In	+3V	i.MX31 の CSI_D10 ピンに接続
28	CSI_D11	In	+3V	i.MX31 の CSI_D11 ピンに接続
29	CSI_D12	In	+3V	i.MX31 の CSI_D12 ピンに接続
30	CSI_D13	In	+3V	i.MX31 の CSI_D13 ピンに接続
31	CSI_D14	In	+3V	i.MX31 の CSI_D14 ピンに接続
32	CSI_D15	In	+3V	i.MX31 の CSI_D15 ピンに接続
33	CSI_MCLK	OUT	+3V	i.MX31 の CSI_MCLK ピンに接続
34	CSI_VSYNC	In	+3V	i.MX31 の CSI_VSYNC ピンに接続
35	CSI_HSYNC	In	+3V	i.MX31 の CSI_HSYNC ピンに接続
36	CSI_PIXCL	In	+3V	i.MX31 の CSI_PIXCL ピンに接続
37	GND	Power		電源(GND)
38	+3V	Power		電源(+3V)
39	GND	Power		電源(GND)
40	+3.3V	Power		電源(+3.3V) ^[a]

^[a]電圧精度±5%

5.13. CON17(外部拡張メモリバスインターフェース)

CON17 は外部拡張メモリバスインターフェースです。Armadillo-500 CPU モジュールのメモリバスは+1.8V 対応ですが、ベースボード上の電圧レベル変換バッファ(IC1、IC2、IC3)を経由して+3.3V に対応しています。電圧レベル変換バッファのイネーブル信号とデータ方向は CPLD(IC6)で生成しています。

CON17 のアクセスタイミングは、i.MX31 のメモリエリア CS1 と CS4 に関するメモリコントローラレジスタを設定することで、接続するデバイスに合わせて変更することができます。

表 5.21 CON17 信号配列


ピン番号	信号名	I/O	電圧グループ	機能
1	GND	Power		電源(GND)
2	+3.3V	Power		電源(+3.3V) ^[a]
3	BLD0	In/Out	+3.3V	データバス(bit0)、i.MX31 の D0 ピンに接続
4	BLD1	In/Out	+3.3V	データバス(bit1)、i.MX31 の D1 ピンに接続
5	BLD2	In/Out	+3.3V	データバス(bit2)、i.MX31 の D2 ピンに接続
6	BLD3	In/Out	+3.3V	データバス(bit3)、i.MX31 の D3 ピンに接続
7	BLD4	In/Out	+3.3V	データバス(bit4)、i.MX31 の D4 ピンに接続
8	BLD5	In/Out	+3.3V	データバス(bit5)、i.MX31 の D5 ピンに接続
9	BLD6	In/Out	+3.3V	データバス(bit6)、i.MX31 の D6 ピンに接続
10	BLD7	In/Out	+3.3V	データバス(bit7)、i.MX31 の D7 ピンに接続
11	BLD8	In/Out	+3.3V	データバス(bit8)、i.MX31 の D8 ピンに接続
12	BLD9	In/Out	+3.3V	データバス(bit9)、i.MX31 の D9 ピンに接続
13	BLD10	In/Out	+3.3V	データバス(bit10)、i.MX31 の D10 ピンに接続
14	BLD11	In/Out	+3.3V	データバス(bit11)、i.MX31 の D11 ピンに接続
15	BLD12	In/Out	+3.3V	データバス(bit12)、i.MX31 の D12 ピンに接続
16	BLD13	In/Out	+3.3V	データバス(bit13)、i.MX31 の D13 ピンに接続
17	BLD14	In/Out	+3.3V	データバス(bit14)、i.MX31 の D14 ピンに接続
18	BLD15	In/Out	+3.3V	データバス(bit15)、i.MX31 の D15 ピンに接続
19	RESET*	Out	+3.3V	リセット IC(IC26)のリセット信号
20	B_EXT_IRQ*	In	+3.3V	外部割り込み、i.MX31 の GPIO1_2 ピンに接続
21	B_ECB*	In	+3.3V	エンドカレントバースト、i.MX31 の ECB ピンに接続
22	B_BCLK	Out	+3.3V	バーストクロック、i.MX31 の BCLK ピンに接続
23	B_LBA*	Out	+3.3V	ロードベースアドレス、i.MX31 の LBA ピンに接続
24	B_EB0*	Out	+3.3V	バイトストローブ(D[7:0])、i.MX31 のピンに接続
25	B_EB1*	Out	+3.3V	バイトストローブ(D[15:8])、i.MX31 のピンに接続
26	B_RW*	Out	+3.3V	リード/ライト、i.MX31 の RW ピンに接続
27	B_OE*	Out	+3.3V	出力イネーブル、i.MX31 の OE ピンに接続
28	B_CS1*	Out	+3.3V	チップセレクト 1、i.MX31 の CS1 ピンに接続
29	B_CS4*	Out	+3.3V	チップセレクト 4、i.MX31 の CS4 ピンに接続
30	B_CLKO	Out	+3.3V	クロック出力、i.MX31 の CLKO ピンに接続
31	GND	Power		電源(GND)
32	+3.3V	Power		電源(+3.3V) ^[a]
33	BLA0	Out	+3.3V	アドレスバス(bit0)、i.MX31 の A0 ピンに接続
34	BLA1	Out	+3.3V	アドレスバス(bit1)、i.MX31 の A1 ピンに接続
35	BLA2	Out	+3.3V	アドレスバス(bit2)、i.MX31 の A2 ピンに接続
36	BLA3	Out	+3.3V	アドレスバス(bit3)、i.MX31 の A3 ピンに接続
37	BLA4	Out	+3.3V	アドレスバス(bit4)、i.MX31 の A4 ピンに接続
38	BLA5	Out	+3.3V	アドレスバス(bit5)、i.MX31 の A5 ピンに接続
39	BLA6	Out	+3.3V	アドレスバス(bit6)、i.MX31 の A6 ピンに接続
40	BLA7	Out	+3.3V	アドレスバス(bit7)、i.MX31 の A7 ピンに接続
41	BLA8	Out	+3.3V	アドレスバス(bit8)、i.MX31 の A8 ピンに接続
42	BLA9	Out	+3.3V	アドレスバス(bit9)、i.MX31 の A9 ピンに接続
43	BLA10	Out	+3.3V	アドレスバス(bit10)、i.MX31 の A10 ピンに接続
44	BLA11	Out	+3.3V	アドレスバス(bit11)、i.MX31 の A11 ピンに接続
45	BLA12	Out	+3.3V	アドレスバス(bit12)、i.MX31 の A12 ピンに接続
46	BLA13	Out	+3.3V	アドレスバス(bit13)、i.MX31 の A13 ピンに接続
47	BLA14	Out	+3.3V	アドレスバス(bit14)、i.MX31 の A14 ピンに接続
48	BLA15	Out	+3.3V	アドレスバス(bit15)、i.MX31 の A15 ピンに接続
49	BLA16	Out	+3.3V	アドレスバス(bit16)、i.MX31 の A16 ピンに接続
50	BLA17	Out	+3.3V	アドレスバス(bit17)、i.MX31 の A17 ピンに接続
51	BLA18	Out	+3.3V	アドレスバス(bit18)、i.MX31 の A18 ピンに接続

ピン番号	信号名	I/O	電圧グループ	機能
52	BLA19	Out	+3.3V	アドレスバス(bit19)、i.MX31 の A19 ピンに接続
53	BLA20	Out	+3.3V	アドレスバス(bit20)、i.MX31 の A20 ピンに接続
54	BLA21	Out	+3.3V	アドレスバス(bit21)、i.MX31 の A21 ピンに接続
55	BLA22	Out	+3.3V	アドレスバス(bit22)、i.MX31 の A22 ピンに接続
56	BLA23	Out	+3.3V	アドレスバス(bit23)、i.MX31 の A23 ピンに接続
57	BLA24	Out	+3.3V	アドレスバス(bit24)、i.MX31 の A24 ピンに接続
58	BLA25	Out	+3.3V	アドレスバス(bit25)、i.MX31 の A25 ピンに接続
59	GND	Power		電源(GND)
60	+3.3V	Power		電源(+3.3V) ^[a]

^[a]電圧精度±5%

5.14. CON18,CON19(電源入力)

CON18, CON19 は Armadillo-500 開発ボードに電源を供給するコネクタです。入力電圧範囲は DC +5V±5%です。



CON18, CON19 には+5.25V 以上の電圧を加えないでください。内部デバイスが破壊する可能性があります。

5.14.1. CON18(電源入力)

CON18 は、Armadillo-500 開発ボードに電源を供給する DC ジャックです。コネクタ形状は EIAJ RC-5320A 準拠(電圧区分 2)です。「図 5.3. AC アダプターの極性マーク」と同じ極性マークが付いた DC+5V の AC アダプターを使用してください。



図 5.3 AC アダプターの極性マーク

5.14.2. CON19(電源入力)

CON19 は Armadillo-500 開発ボードに電源を供給する 2 ピンコネクタ(2.5mm ピッチ)です。

表 5.22 CON19 信号配列

ピン番号	信号名	I/O	機能
1	GND	Power	動作電源入力(GND)
2	+5V_IN	Power	動作電源入力(+5V±5%)

5.15. CON20(SPI インターフェース)

CON20 は SPI インターフェースです。i.MX31 の CSPI コントローラ(ポート 3)に接続されています。

i.MX31 のマルチプレクス設定により、CON20 の信号は+3V I/O レベルのシリアルインターフェース(ポート 3)として使用することができます。

表 5.23 CON20 信号配列(SPI 設定時)

ピン番号	信号名	I/O	電圧グループ	機能
1	GND	Power		電源(GND)
2	+3V	Power		電源(+3V)
3	CSPI3_MOSI	In/Out	+3V	i.MX31 の CSPI3_MOSI ピンに接続
4	CSPI3_MISO	In/Out	+3V	i.MX31 の CSPI3_MISO ピンに接続
5	CSPI3_SCLK	In/Out	+3V	i.MX31 の CSPI3_SCLK ピンに接続
6	CSPI3_SPI_RDY	In	+3V	i.MX31 の CSPI3_SPI_RDY ピンに接続
7	CSPI3_SS0	In/Out	+3V	i.MX31 の CSPI2_SS0(CSPI3_SS0)ピンに接続
8	CSPI3_SS1	In/Out	+3V	i.MX31 の CSPI2_SS1(CSPI3_SS1)ピンに接続

表 5.24 CON20 信号配列(UART 設定時)

ピン番号	信号名	I/O	電圧グループ	機能
1	GND	Power		電源(GND)
2	+3V	Power		電源(+3V)
3	RXD3	In	+3V	i.MX31 の CSPI3_MOSI(RXD3)ピンに接続
4	TXD3	Out	+3V	i.MX31 の CSPI3_MISO(TXD3)ピンに接続
5	RTS3	In	+3V	i.MX31 の CSPI3_SCLK(RTS3)ピンに接続
6	CTS3	Out	+3V	i.MX31 の CSPI3_SPI_RDY(CTS3)ピンに接続
7	-	-	+3V	未使用、i.MX31 の CSPI2_SS0 ピンに接続
8	-	-	+3V	未使用、i.MX31 の CSPI2_SS1 ピンに接続

5.16. J1,J2(CPU モジュール/ベースボード インターフェース)

J1, J2 は Armadillo-500 の CPU モジュールとベースボードを接続する基板間コネクタです。ヒロセ電機社製 154 ピンコネクタ(基板間高さ: 4mm)を採用しています。

J1, J2 の信号配列は、「Appendix B CPU モジュールの信号配列」を参照してください。

表 5.25 J1,J2 のコネクタ型式

コネクタ名	コネクタ型式	
J1,J2	CPU モジュール	ベースボード
	FX10A-140S/14-SV	FX10A-140P/14-SV

5.17. JP1,JP2(ユーザージャンパ)

JP1, JP2 はユーザー側で自由に利用できるジャンパです。ジャンパに接続されている i.MX31 の信号を GPIO の入力モードに設定します。オープン状態で High レベル、ショート状態で Low レベルになります。

表 5.26 JP1,JP2 機能

ジャンパ名	機能
JP1	i.MX31 の CAPTURE(GPIO1_7)ピンに接続(Low: ショート、High: オープン)
JP2	i.MX31 の COMPARE(GPIO1_8)ピンに接続(Low: ショート、High: オープン)

5.18. JP3~JP6(i.MX31 起動モード設定ジャンパ)

JP3~JP6 は i.MX31 の起動モードを設定するジャンパです。i.MX31 の BOOT_MODE1 ピンと BOOT_MODE3 ピンは、Armadillo-500 開発ボードでは変更する必要がないため、ベースボード上でプルダウン(1kΩ)しています。

表 5.27 JP3～JP6 機能

ジャンパ名	機 能
JP3	i.MX31 の BOOT_MODE4 ピンに接続(Low: ショート、High: オープン)
JP4	i.MX31 の BOOT_MODE2 ピンに接続(Low: ショート、High: オープン)
JP5	i.MX31 の BOOT_MODE0 ピンに接続(Low: オープン、High: ショート)
JP6	i.MX31 の CLKSS ピンに接続(Low: ショート、High: オープン)

表 5.28 Armadillo-500 開発ボードの起動モード

ジャンパ状態				起動モード
JP3	JP4	JP5	JP6	
オープン	オープン	オープン	オープン	CPU モジュール上のフラッシュメモリブート
ショート	ショート	オープン	ショート	UART ブート: UART1(CON6)使用
オープン	ショート	オープン	ショート	NAND フラッシュ(IC5)ブート

5.19. JP7 CPU モジュール設定ジャンパ

モジュールの型番によって、JP7 を下記のように設定をしてください。

表 5.29 CPU モジュール設定

ジャンパ状態	CPU モジュール型番
ショート	A5001-U00-B
オープン	A5001-U00-B 以外

5.20. D1～D5(ユーザー LED)

D1～D5 はユーザー側で自由に利用できる LED です。LED に接続されている i.MX31 の信号を GPIO の出力モードに設定します。High レベルで点灯、Low レベルで消灯にできます。

表 5.30 D1～D5 機能

LED 名	機 能
D1	緑色 LED、i.MX31 の SVEN0(GPIO2_0)ピンに接続(Low: 消灯、High: 点灯)
D2	緑色 LED、i.MX31 の STX0(GPIO2_1)ピンに接続(Low: 消灯、High: 点灯)
D3	緑色 LED、i.MX31 の SRX0(GPIO2_2)ピンに接続(Low: 消灯、High: 点灯)
D4	緑色 LED、i.MX31 の SIMPD0(GPIO2_3)ピンに接続(Low: 消灯、High: 点灯)
D5	赤色 LED、i.MX31 の BATT_LINE(GPIO2_17)ピンに接続(Low: 消灯、High: 点灯)

5.21. D10(パワー LED)

D10 は Armadillo-500 開発ボードの電源状態を示す LED です。電源投入状態で点灯します。

5.22. SW1,SW2(ユーザースイッチ)

SW1, SW2 はユーザー側で自由に利用できるタクトスイッチです。スイッチに接続されている i.MX31 の信号を GPIO の入力モードに設定します。押されていない状態で High レベル、押された状態で Low レベルになります。

表 5.31 SW1,SW2 機能

スイッチ名	機 能
SW1	i.MX31 の SCLK0(GPIO3_2)ピンに接続 (Low: 押された状態、High: 押されていない状態)

スイッチ名	機 能
SW2	i.MX31 の SRST0(GPIO3_3)ピンに接続 (Low: 押された状態、High: 押されていない状態)

5.23. SW3(リセットスイッチ)

SW3 は Armadillo-500 開発ボードのリセットスイッチです。ベースボード上に搭載されているリセット IC(IC26)に接続されています。SW3 が押されると Armadillo-500 CPU モジュール、イーサネットコントローラ(IC7)、外部拡張メモリバスインターフェース(CON17)のリセット信号が Low になります。

5.24. IC5(NAND フラッシュメモリ)

ベースボード上に NAND フラッシュメモリ(IC5)が搭載されています。i.MX31 の NAND フラッシュコントローラに接続されています。

6. 電源回路の構成

Armadillo-500 開発ボードの電源回路の構成を「図 6.1. 電源回路構成図」に示します。各デバイスの電流容量の制限を超えないように、外部機器の接続、供給電源の設計を行ってください。

Armadillo-500 開発ボードの電源は、「図 6.2. 電源シーケンス図」のようなシーケンスで立ち上がります。

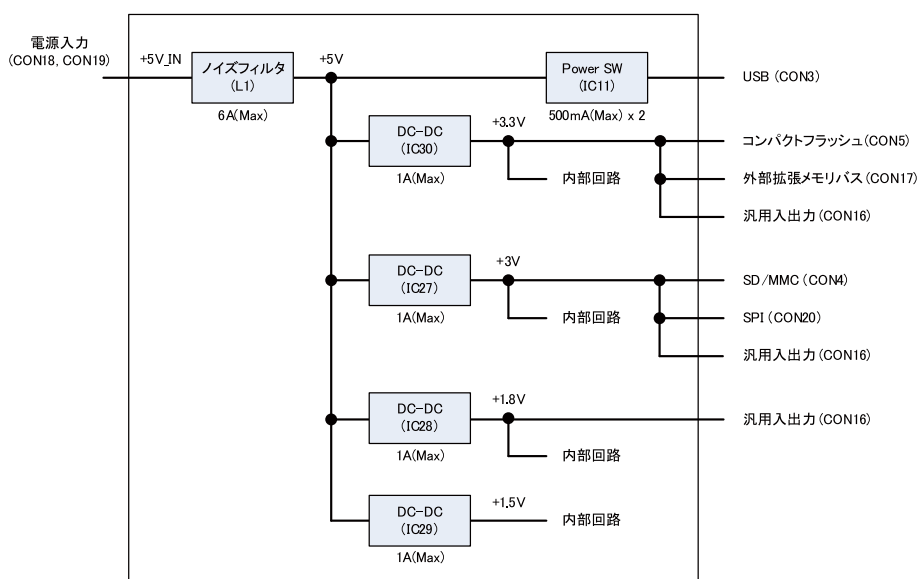


図 6.1 電源回路構成図

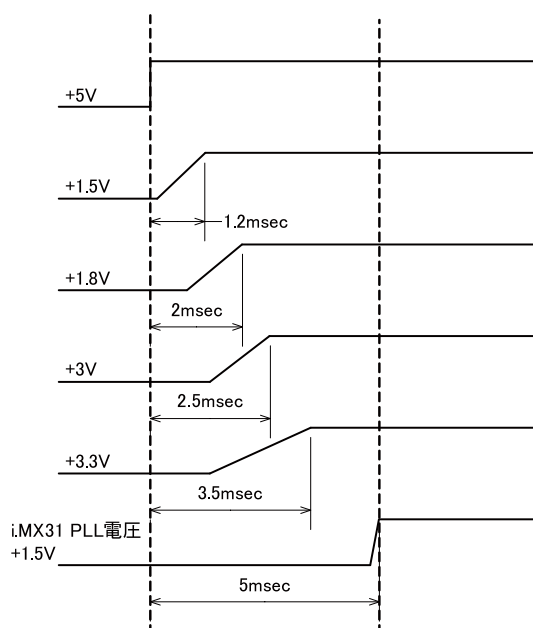


図 6.2 電源シーケンス図

7. 参考回路例

CON16(汎用入出力ポート)を使用する場合の参考回路を「図 7.1. 汎用入出力ポートの参考回路」に示します。

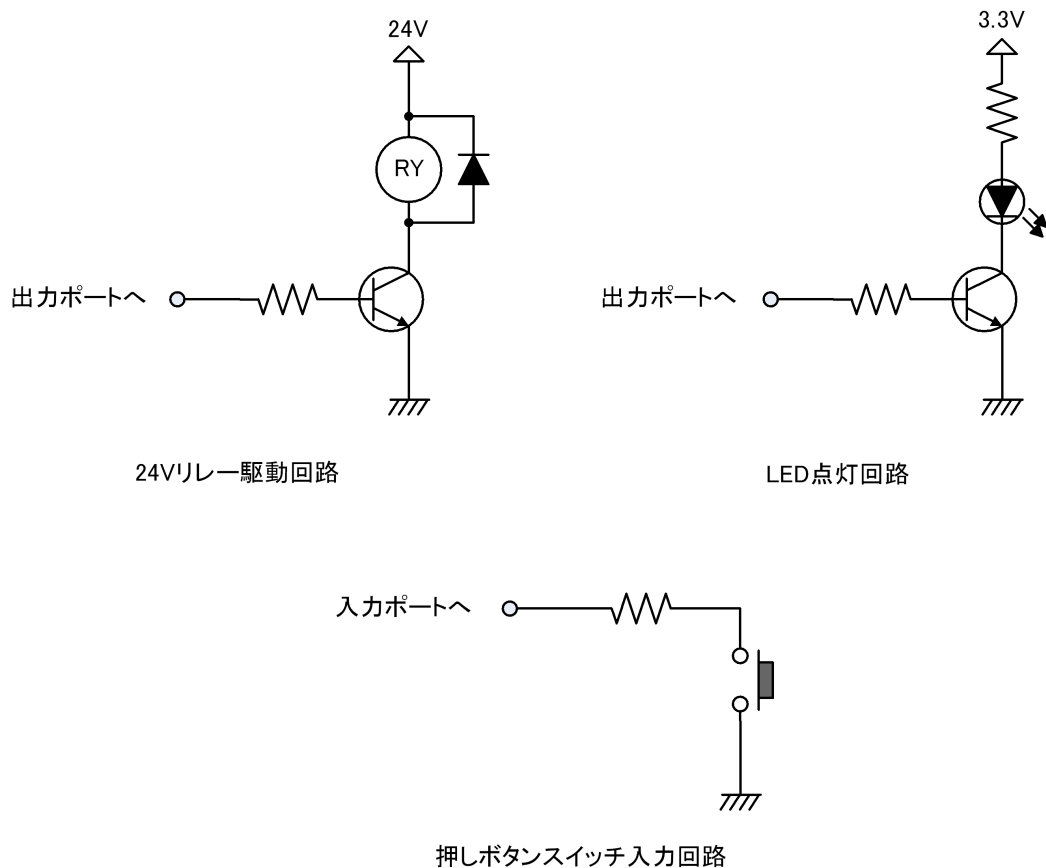


図 7.1 汎用入出力ポートの参考回路

8. 基板形状図

(単位 : mm)

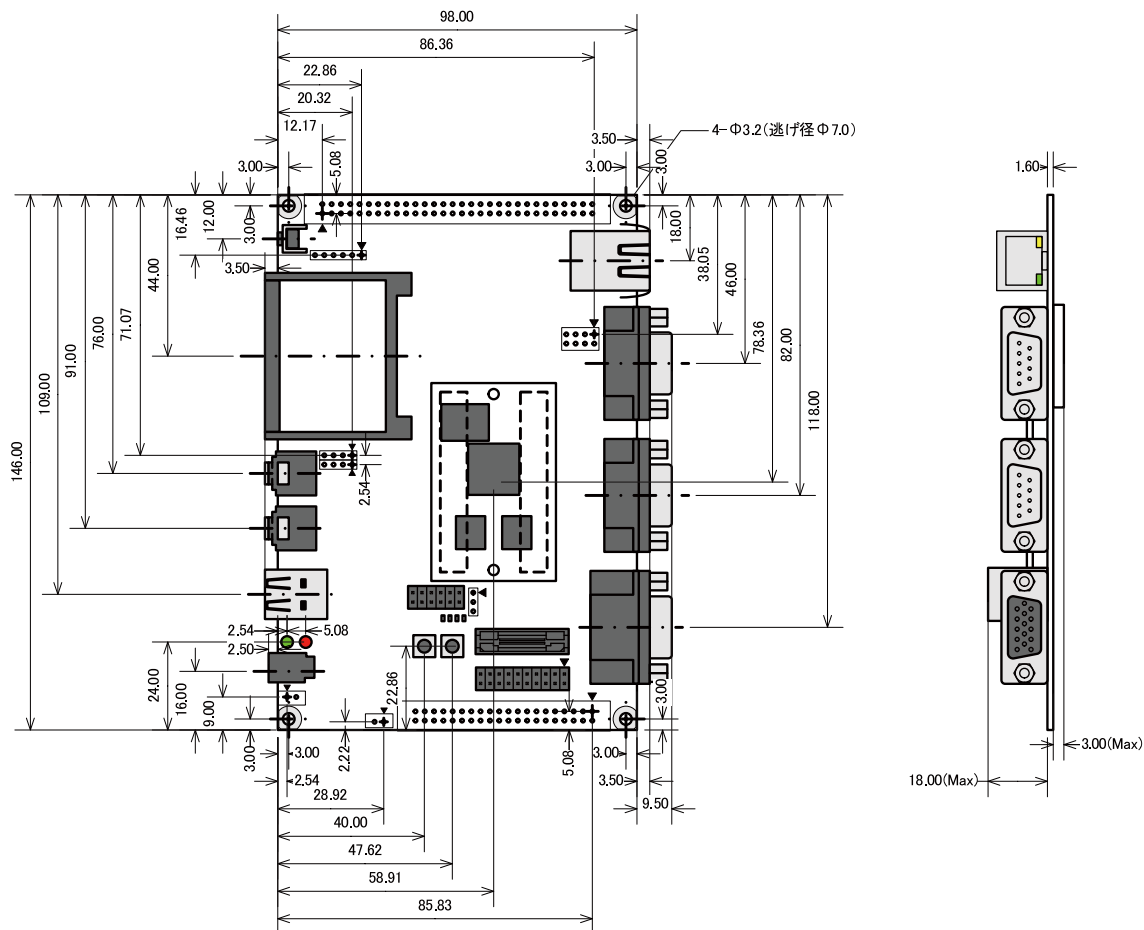


図 8.1 Armadillo-500 開発ボードの基板形状

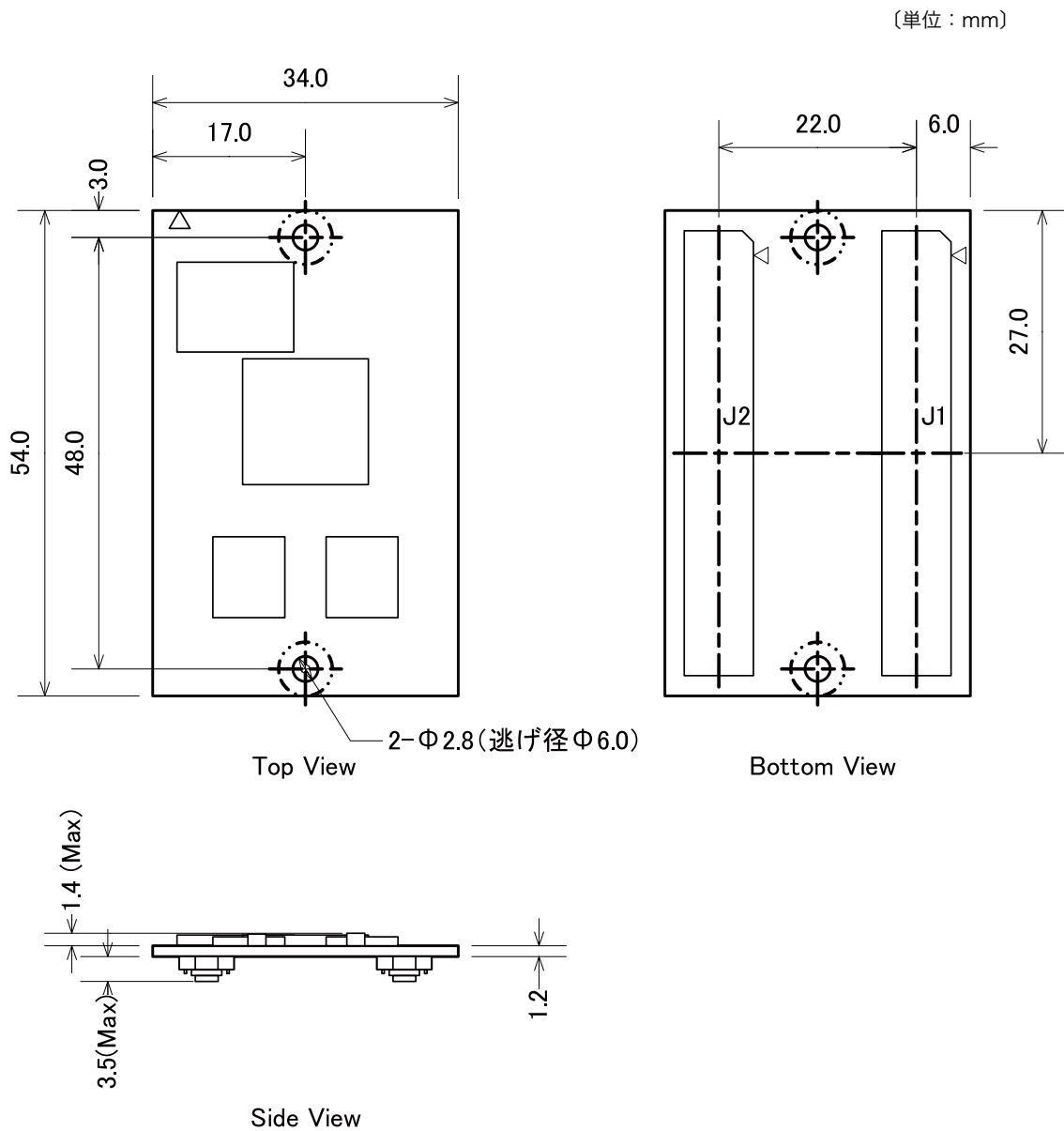


図 8.2 Armadillo-500 CPU モジュールの基板形状

付録 A 基板リビジョンの確認方法

Armadillo-500 開発ボードの基板リビジョンは、「図 A.1. 基板リビジョン位置」で示された位置にシルク印刷されています。

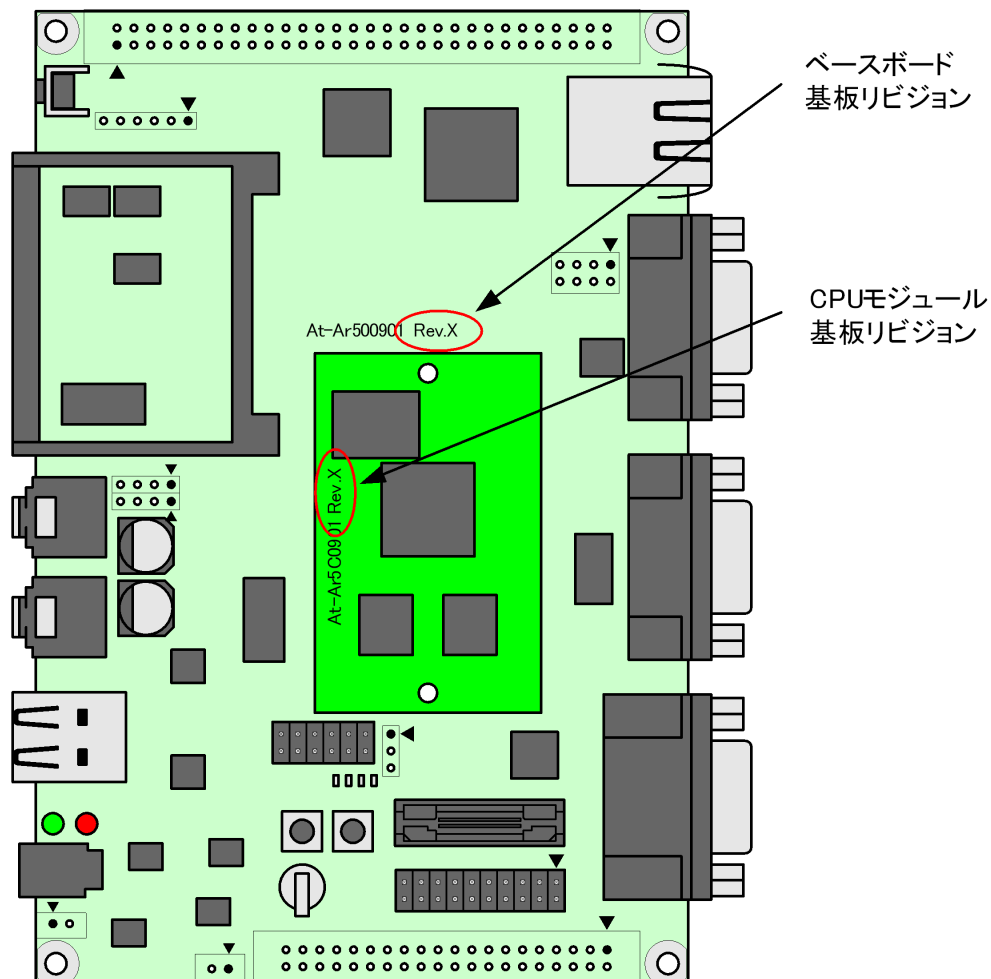


図 A.1 基板リビジョン位置

付録 B CPU モジュールの信号配列

Armadillo-500 CPU モジュールの J1, J2 の信号配列を「表 B.1. J1 信号配列」、 「表 B.2. J2 信号配列」 に示します。

表 B.1 J1 信号配列

ピン番号	信号名	電圧グループ	ピン番号	信号名	電圧グループ
1	NVCC5_IN	NVCC5	2	QVCC_IN	QVCC
3	NVCC5_IN	NVCC5	4	QVCC_IN	QVCC
5	BATT_LINE	NVCC5	6	QVCC_IN	QVCC
7	CSPI2_SPI_RDY	NVCC5	8	LD15	+1.8V
9	CSPI2_SCLK	NVCC5	10	LD14	+1.8V
11	GND	GND	12	GND	GND
13	CSPI2_SS2	NVCC5	14	LD13	+1.8V
15	CSPI2_SS1	NVCC5	16	LD12	+1.8V
17	CSPI2_SS0	NVCC5	18	LD11	+1.8V
19	CSPI2_MISO	NVCC5	20	LD10	+1.8V
21	CSPI2_MOSI	NVCC5	22	LD9	+1.8V
23	SFS5	NVCC5	24	LD8	+1.8V
25	SCK5	NVCC5	26	LD7	+1.8V
27	SRXD5	NVCC5	28	LD6	+1.8V
29	STXD5	NVCC5	30	LD5	+1.8V
31	SFS4	NVCC5	32	LD4	+1.8V
33	GND	GND	34	GND	GND
35	SCK4	NVCC5	36	LD3	+1.8V
37	SRXD4	NVCC5	38	LD2	+1.8V
39	STXD4	NVCC5	40	LD1	+1.8V
41	USBOTG_D7	NVCC5	42	LD0	+1.8V
43	USBOTG_D6	NVCC5	44	PC_CE2*	+1.8V
45	USBOTG_D5	NVCC5	46	PC_CE1*	+1.8V
47	USBOTG_D4	NVCC5	48	EB1*	+1.8V
49	USBOTG_D3	NVCC5	50	EBO*	+1.8V
51	USBOTG_D2	NVCC5	52	LBA*	+1.8V
53	USBOTG_D1	NVCC5	54	BCLK	+1.8V
55	GND	GND	56	GND	GND
57	USBOTG_D0	NVCC5	58	ECB*	+1.8V
59	USBOTG_NXT	NVCC5	60	OE*	+1.8V
61	USBOTG_STP	NVCC5	62	RW*	+1.8V
63	USBOTG_DIR	NVCC5	64	CS5*	+1.8V
65	USBOTG_CLK	NVCC5	66	CS4*	+1.8V
67	SFS6	+1.8V	68	CS3*	+1.8V
69	SCK6	+1.8V	70	CS1*	+1.8V
71	SRXD6	+1.8V	72	LA25	+1.8V
73	STXD6	+1.8V	74	LA24	+1.8V
75	SFS3	+1.8V	76	LA23	+1.8V
77	GND	GND	78	GND	GND
79	SCK3	+1.8V	80	LA22	+1.8V
81	SRXD3	+1.8V	82	LA21	+1.8V
83	STXD3	+1.8V	84	LA20	+1.8V
85	USBH2_D1	+1.8V	86	LA19	+1.8V

ピン番号	信号名	電圧グループ	ピン番号	信号名	電圧グループ
87	USBH2_D0	+1.8V	88	LA18	+1.8V
89	USBH2_NXT	+1.8V	90	LA17	+1.8V
91	USBH2_STP	+1.8V	92	LA16	+1.8V
93	USBH2_DIR	+1.8V	94	LA15	+1.8V
95	USBH2_CLK	+1.8V	96	LA14	+1.8V
97	CSPI1_SPI_RDY	+1.8V	98	LA13	+1.8V
99	GND	GND	100	GND	GND
101	CSPI1_SCLK	+1.8V	102	LA12	+1.8V
103	CSPI1_SS2	+1.8V	104	LA11	+1.8V
105	CSPI1_SS1	+1.8V	106	LA10	+1.8V
107	CSPI1_SS0	+1.8V	108	LA9	+1.8V
109	CSPI1_MISO	+1.8V	110	LA8	+1.8V
111	CSPI1_MOSI	+1.8V	112	LA7	+1.8V
113	NFRB	+1.8V	114	LA6	+1.8V
115	NFCE*	+1.8V	116	LA5	+1.8V
117	NFWP*	+1.8V	118	LA4	+1.8V
119	NFCLE	+1.8V	120	LA3	+1.8V
121	GND	GND	122	GND	GND
123	NFALE	+1.8V	124	LA2	+1.8V
125	NFRE*	+1.8V	126	LA1	+1.8V
127	NFWE*	+1.8V	128	LA0	+1.8V
129	GPIO1_3	+1.8V	130	BOOT_MODE4	+1.8V
131	GPIO1_2	+1.8V	132	BOOT_MODE3	+1.8V
133	GPIO1_1	+1.8V	134	BOOT_MODE2	+1.8V
135	GPIO1_0	+1.8V	136	BOOT_MODE1	+1.8V
137	CMP1	+1.8V	138	BOOT_MODE0	+1.8V
139	CAP1	+1.8V	140	CLKSS	+1.8V
141	WATCHDOG_RST	+1.8V	142	CLKO	+1.8V
143	GND	GND	144	GND	GND
145	B_POR*	+1.8V ^[a]	146	FUSE_VDD_IN	FUSE_VDD
147	RESET_IN*	+1.8V	148	+1.8V_IN	+1.8V
149	N.C	-	150	+1.8V_IN	+1.8V
151	+1.8V_IN	+1.8V	152	+1.8V_IN	+1.8V
153	+1.8V_IN	+1.8V	154	+1.8V_IN	+1.8V

^[a]B_POR*ピンはトレラント機能により+5V までの入力可能

表 B.2 J2 信号配列

ピン番号	信号名	電圧グループ	ピン番号	信号名	電圧グループ
1	SD1_CMD	NVCC3	2	NVCC3_IN	NVCC3
3	SD1_CLK	NVCC3	4	NVCC3_IN	NVCC3
5	SD1_D0	NVCC3	6	CSPI3_MOSI	NVCC3
7	SD1_D1	NVCC3	8	CSPI3_MISO	NVCC3
9	SD1_D2	NVCC3	10	CSPI3_SCLK	NVCC3
11	GND	GND	12	GND	GND
13	SD1_D3	NVCC3	14	CSPI3_SPI_RDY	NVCC3
15	ATA_CS1	NVCC3	16	PC_CD2*	NVCC3
17	ATA_DMACK	NVCC3	18	PC_VS1	NVCC3
19	ATA_CS0	NVCC3	20	PC_RST	NVCC3
21	ATA_DIOR	NVCC3	22	PC_READY	NVCC3
23	ATA_DIOW	NVCC3	24	PC_RW*	NVCC3
25	ATA_RESET*	NVCC3	26	PC_BVD1	NVCC3

ピン 番号	信号名	電圧 グループ	ピン 番号	信号名	電圧 グループ
27	VSTBY	+1.8V	28	IOIS16	NVCC3
29	DVFS0	+1.8V	30	PC_PWRON	NVCC3
31	DVFS1	+1.8V	32	PC_BVD2	NVCC3
33	GND	GND	34	GND	GND
35	VPG0	+1.8V	36	PC_POE	NVCC3
37	VPG1	+1.8V	38	PC_VS2	NVCC3
39	POWER_FAIL	+1.8V	40	PC_CD1*	NVCC3
41	SVEN0	NVCC6	42	PC_WAIT*	NVCC3
43	SRX0	NVCC6	44	PWMO	NVCC3
45	SCLK0	NVCC6	46	NVCC6_IN	NVCC6
47	SRST0	NVCC6	48	NVCC6_IN	NVCC6
49	STX0	NVCC6	50	RTCK	NVCC6
51	SIMPD0	NVCC6	52	TCK	NVCC6
53	KEY_ROW7	NVCC6	54	TMS	NVCC6
55	GND	GND	56	GND	GND
57	KEY_ROW6	NVCC6	58	TDI	NVCC6
59	KEY_ROW5	NVCC6	60	TDO	NVCC6
61	KEY_ROW4	NVCC6	62	TRST*	NVCC6
63	KEY_ROW3	NVCC6	64	DE*	NVCC6
65	KEY_ROW2	NVCC6	66	RXD1	NVCC8
67	KEY_ROW1	NVCC6	68	TXD1	NVCC8
69	KEY_ROW0	NVCC6	70	RTS1	NVCC8
71	KEY_COL0	NVCC6	72	CTS1	NVCC8
73	KEY_COL1	NVCC6	74	NVCC8_IN	NVCC8
75	KEY_COL2	NVCC6	76	NVCC8_IN	NVCC8
77	GND	GND	78	GND	GND
79	KEY_COL3	NVCC6	80	DTR_DTE1	NVCC8
81	KEY_COL4	NVCC6	82	DSR_DTE1	NVCC8
83	KEY_COL5	NVCC6	84	RI_DTE1	NVCC8
85	KEY_COL6	NVCC6	86	DCD_DTE1	NVCC8
87	KEY_COL7	NVCC6	88	RXD2	NVCC8
89	CSI_D4	NVCC4	90	TXD2	NVCC8
91	CSI_D5	NVCC4	92	RTS2	NVCC8
93	CSI_D6	NVCC4	94	CTS2	NVCC8
95	CSI_D7	NVCC4	96	NVCC4_IN	NVCC4
97	CSI_D8	NVCC4	98	NVCC4_IN	NVCC4
99	GND	GND	100	GND	GND
101	CSI_D9	NVCC4	102	I2C_CLK	NVCC4
103	CSI_D10	NVCC4	104	I2C_DAT	NVCC4
105	CSI_D11	NVCC4	106	GPIO3_0	NVCC4
107	CSI_D12	NVCC4	108	GPIO3_1	NVCC4
109	CSI_D13	NVCC4	110	IPU_LD0	NVCC7
111	CSI_D14	NVCC4	112	IPU_LD1	NVCC7
113	CSI_D15	NVCC4	114	IPU_LD2	NVCC7
115	CSI_MCLK	NVCC4	116	IPU_LD3	NVCC7
117	CSI_VSYNC	NVCC4	118	IPU_LD4	NVCC7
119	CSI_HSYNC	NVCC4	120	IPU_LD5	NVCC7
121	GND	GND	122	GND	GND
123	CSI_PIXCLK	NVCC4	124	IPU_LD6	NVCC7
125	IPU_VSYNC0	NVCC7	126	IPU_LD7	NVCC7
127	IPU_HSYNC	NVCC7	128	IPU_LD8	NVCC7
129	IPU_FPSHIFT	NVCC7	130	IPU_LD9	NVCC7
131	IPU_DRDY0	NVCC7	132	IPU_LD10	NVCC7

ピン 番号	信号名	電圧 グループ	ピン 番号	信号名	電圧 グループ
133	IPU_LCS0	NVCC7	134	IPU_LD11	NVCC7
135	IPU_LCS1	NVCC7	136	IPU_LD12	NVCC7
137	IPU_PAR_RS	NVCC7	138	IPU_LD13	NVCC7
139	IPU_WRITE	NVCC7	140	IPU_LD14	NVCC7
141	IPU_READ	NVCC7	142	IPU_LD15	NVCC7
143	GND	GND	144	GND	GND
145	IPU_VSYNC3	NVCC7	146	IPU_LD16	NVCC7
147	IPU_CONTRAST	NVCC7	148	IPU_LD17	NVCC7
149	IPU_D3_REV	NVCC7	150	N.C	-
151	IPU_D3_CLS	NVCC7	152	NVCC7_IN	NVCC7
153	IPU_D3_SPL	NVCC7	154	NVCC7_IN	NVCC7

改訂履歴

バージョン	年月日	改訂内容
1.0.0	2007/7/27	<ul style="list-style-type: none"> ・ 初版発行
1.0.1	2007/9/14	<ul style="list-style-type: none"> ・ 「2.2. 保証に関する注意事項」の製品の保証方法を修正
1.0.2	2007/12/14	<ul style="list-style-type: none"> ・ 「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」を修正 ・ 「表 3.3. Armadillo-500 ベースボード仕様」を修正 ・ 「表 B.1. J1 信号配列」を修正 ・ 「表 B.2. J2 信号配列」を修正
1.0.3	2008/3/14	<ul style="list-style-type: none"> ・ 「表 5.29. CPU モジュール設定」を追加
1.0.4	2008/3/22	<ul style="list-style-type: none"> ・ 「5.19. JP7 CPU モジュール設定ジャンパ」誤記訂正
1.0.5	2008/10/07	<ul style="list-style-type: none"> ・ 出力電圧の精度を追記 ・ タイトルを英語表記からカタカナ表記に ・ 「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」CPU モジュールの寿命について追記 ・ 「5.5. CON4(SD インターフェース)」SD の活線挿抜の対応状況について追記 ・ 基板コネクタのピン数に関する誤記を修正 ・ 「5.8. CON8(RTC 外部バックアップ用電源入力)」RTC バックアップ用バッテリーに関する注意事項追記
1.0.6	2008/12/03	<ul style="list-style-type: none"> ・ 「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」コア電圧に A5027-U**に関する情報を追記 ・ 「表 5.29. CPU モジュール設定」A5027-U**に関する情報を追記 ・ 「Development Board」を「開発ボード」という表記に統一 ・ 「表 4.2. Armadillo-500 開発ボード A5527/A5567 物理メモリマップ」追加
1.0.7	2008/12/25	<ul style="list-style-type: none"> ・ 下記画像形式を SVG に変更 ・ 「図 3.1. Armadillo-500 開発ボード ブロック図」 ・ 「図 6.1. 電源回路構成図」 ・ 「図 6.2. 電源シーケンス図」 ・ 「図 8.1. Armadillo-500 開発ボードの基板形状」 ・ 「図 8.2. Armadillo-500 CPU モジュールの基板形状」
1.1.0	2009/03/19	<ul style="list-style-type: none"> ・ 「1. はじめに」、「2. 注意事項」構成変更 ・ 「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」更新 ・ 「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」更新 ・ 誤記、表記ゆれ修正
1.1.1	2009/07/17	<ul style="list-style-type: none"> ・ 本文のレイアウト統一 ・ 表記ゆれ修正 ・ SDRAM 型番表記を追記
1.1.2	2009/07/29	<ul style="list-style-type: none"> ・ 製品保証に関する記載を http://www.atmark-techno.com/support/warranty-policy に移動(2009/08/03 適用)
1.2.0	2010/01/29	<ul style="list-style-type: none"> ・ 「図 8.1. Armadillo-500 開発ボードの基板形状」、「図 8.2. Armadillo-500 CPU モジュールの基板形状」単位の位置を変更 ・ 「表 5.1. 各種インターフェースの内容」ヘッダの「記号」を「部品番号」に変更 ・ A5567 に対応 ・ 「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」更新 ・ 「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」更新 ・ 「表 3.3. Armadillo-500 ベースボード仕様」更新

		<ul style="list-style-type: none"> ・表記ゆれを修正 ・「2.2. 取扱い上の注意事項」誤記修正
1.2.1	2010/12/22	<ul style="list-style-type: none"> ・「表 5.19. 汎用入出力の電氣的仕様」Symbol の誤記修正 ・「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」の誤記修正 ・「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」の誤記修正 ・「2. 注意事項」を全面的に変更
1.2.2	2011/03/25	<ul style="list-style-type: none"> ・「表 3.1. Armadillo-500 CPU モジュール仕様 - A5001」の電源電圧(コア)誤記修正 ・「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」の電源電圧(コア)誤記修正 ・会社住所変更
1.2.3	2011/10/21	<ul style="list-style-type: none"> ・「表 3.3. Armadillo-500 ベースボード仕様」の表記変更 ・「図 3.1. Armadillo-500 開発ボード ブロック図」を体裁修正 ・「表 4.1. Armadillo-500 開発ボード A5501 物理メモリマップ」の表記変更 ・「表 4.2. Armadillo-500 開発ボード A5527/A5567 物理メモリマップ」の表記変更 ・Web サイトの名称を変更
1.2.4	2012/02/23	<ul style="list-style-type: none"> ・「表 3.2. Armadillo-500 CPU モジュール仕様 - A5027/A5061/A5067」に A5061 を追加

Armadillo-500 開発ボードハードウェアマニュアル
Version 1.2.4
2012/02/23

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル TEL 011-207-6550 FAX 011-207-6570
