

Armadillo-210 ハードウェアマニュアル

Version 1.1.0-850199d
2009/03/23

株式会社アットマークテクノ [<http://www.atmark-techno.com>]

Armadillo 開発者サイト [<http://armadillo.atmark-techno.com>]

Armadillo-210 ハードウェアマニュアル

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル 6F
TEL 011-207-6550 FAX 011-207-6570

製作著作 © 2008-2009 Atmark Techno, Inc

Version 1.1.0-850199d
2009/03/23

目次

1. はじめに	6
1.1. 本書の構成	6
2. 注意事項	7
2.1. 安全に関する注意事項	7
2.2. 保証に関する注意事項	7
2.3. 取り扱い上の注意事項	8
2.4. ソフトウェア使用に関する注意事項	8
2.5. 電波障害について	8
2.6. 商標について	9
3. 概要	10
3.1. ボード概要	10
3.2. ブロック図	11
4. メモリマップ	12
4.1. 物理メモリマップ	12
4.2. Linux 使用時の論理メモリマップ	13
5. 各種インターフェース仕様	14
5.1. 各種インターフェースの配置	14
5.2. CON1(LAN コネクタ)	15
5.3. CON2, CON3(シリアルインターフェース 1)	15
5.4. CON4(シリアルインターフェース 2)	16
5.5. CON5(パラレルインターフェース)	17
5.6. CON6(外部リセット/汎用入出力端子)	18
5.7. CON7, CON8(電源入力コネクタ)	18
5.8. CON9(電源出力)	19
5.9. D1, D2(ステータス LED)	20
5.10. JP1, JP2(起動モード設定ジャンパ)	20
5.10.1. JP1(ブート ROM の選択)	20
5.10.2. JP2(ブート Linux の選択)	20
5.11. LAN コネクタ LED	21
5.12. 電源回路の構成	21
6. 参考回路例	22
7. 基板形状図	23
8. ケース形状図	24
9. Appendix	25
9.1. 基板リビジョンの確認方法	25
9.2. GPIO 資料	25

目次

3.1. Armadillo-210 ブロック図	11
5.1. 各種インターフェースの配置	14
5.2. AC アダプターの極性マーク	19
5.3. Armadillo-210 の電源回路構成	21
6.1. 参考回路例	22
7.1. Armadillo-210 の基板形状	23
8.1. Armadillo-210 のケース形状	24
9.1. Armadillo-210 の基板リビジョン位置	25

表目次

3.1. Armadillo-210	ボード仕様	10
4.1. Armadillo-210	メモリマップ	12
4.2. Armadillo-210	Linux 使用時の論理メモリマップ	13
5.1. 各種インターフェースの内容		14
5.2. LAN 信号配列		15
5.3. CON2 信号配列		15
5.4. CON3 信号配列		16
5.5. CON4 信号配列		16
5.6. CON5 信号配列		17
5.7. パラレルインターフェースの電氣的仕様		17
5.8. CON6 信号配列		18
5.9. CON8 信号配列		19
5.10. CON9 信号配列		19
5.11. ジャンパの設定と動作		20
5.12. LAN コネクタ LED の状態		21
9.1. GPIO ピン一覧表		25
9.2. GPIO レジスタマップ		26

1.はじめに

1.1. 本書の構成

本マニュアルは、Armadillo シリーズを使用する上で必要な情報のうち、以下の点について記載されています。

- ハードウェア概要
- メモリマップ
- インターフェース仕様
- 基板の形状
- ケースの形状(Armadillo-2x0 のみ)
- LCD パネル仕様(Armadillo-500 FX インターフェースボードのみ)

Armadillo シリーズの機能を最大限に引き出すために、ご活用いただければ幸いです。

2. 注意事項

2.1. 安全に関する注意事項

本製品を安全にご使用いただくために、特に以下の点にご注意くださいますようお願いいたします。



本製品には一般電子機器用(OA機器・通信機器・計測機器・工作機械等)に製造された半導体部品を使用しておりますので、その誤作動や故障が直接生命を脅かしたり、身体・財産等に危害を及ぼす恐れのある装置(医療機器・交通機器・燃焼制御・安全装置等)には使用しないでください。また、半導体部品を使用した製品は、外来ノイズやサージにより誤作動や故障する可能性があります。ご使用になる場合は万一誤作動、故障した場合においても生命・身体・財産等が侵害されることのないよう、装置としての安全設計(リミットスイッチやヒューズ・ブレーカ等の保護回路の設置、装置の多重化等)に万全を期されますようお願い申し上げます。

2.2. 保証に関する注意事項

製品保証範囲について 付属品(ソフトウェアを含みます)を使用し、取扱説明書、各注意事項に基づく正常なご使用に限り有効です。万一正常なご使用のもと製品が故障した場合は、初期不良保証期間内であれば新品交換をさせていただきます。

保証対象外になる場合 次のような場合の故障・損傷は、保証期間内であっても保証対象外になります。

1. 取扱説明書に記載されている使用方法、または注意に反したお取り扱いによる場合
2. 改造や部品交換に起因する場合。または正規のものではない機器を接続したことによる場合
3. お客様のお手元に届いた後の輸送、移動時の落下など、お取り扱いの不備による場合
4. 火災、地震、水害、落雷、その他の天災、公害や異常電圧による場合
5. ACアダプター、専用ケーブルなどの付属品について、同梱のものを使用していない場合
6. 修理依頼の際に購入時の付属品がすべて揃っていない場合

免責事項 弊社に故意または重大な過失があった場合を除き、製品の使用および、故障、修理によって発生するいかなる損害についても、弊社は一切の責任を負わないものとします。



本製品は購入時の初期不良以外の保証を行っておりません。保証期間は商品到着後2週間です。本製品をご購入されましたらお手数でも必ず動作確

認を行ってからご使用ください。本製品に対して注意事項を守らずに発生した故障につきましては保証対象外となります。

2.3. 取り扱い上の注意事項

本製品に恒久的なダメージをあたえないよう、取り扱い時には以下のような点にご注意ください。

- | | |
|---------|--|
| 本製品の改造 | 本製品について改造 ¹ を行った場合は保証対象外となりますので十分ご注意ください。また、改造やコネクタ等の増設 ² を行う場合は、作業前に必ず動作確認を行うようお願いいたします。 |
| 電源の投入 | 本製品や周辺回路に電源が入っている状態での汎用入出力コネクタの着脱は、絶対に行わないでください。 |
| 静電気 | 本製品には CMOS デバイスを使用していますので、ご使用になる時までは、帯電防止対策のされている、出荷時のパッケージ等にて保管してください。 |
| ラッチアップ | 電源および入出力からの過大なノイズやサージ、電源電圧の急激な変動等により、使用している CMOS デバイスがラッチアップを起こす可能性があります。いったんラッチアップ状態となると、電源を切断しないかぎりこの状態が維持されるため、デバイスの破損につながる可能性があります。ノイズの影響を受けやすい入出力ラインには、保護回路を入れることや、ノイズ源となる装置と共通の電源を使用しない等の対策をとることをお勧めします。 |
| 衝撃 | 落下や衝撃などの強い振動を与えないでください。 |
| 製品の固定方法 | 付属のケースを使用せず、ネジ穴にスペーサを使用して固定する場合、スペーサの種類によっては周辺部品に接触し故障の原因となります。ご注意ください。(推奨スペーサ：廣杉計器製ジュラコンスペーサ AS-308) |

2.4. ソフトウェア使用に関する注意事項

- | | |
|--------------------|--|
| 本製品に含まれるソフトウェアについて | 本製品に含まれるソフトウェア(付属のドキュメント等も含みます)は、現状のまま(AS IS)提供されるものであり、特定の目的に適合することや、その信頼性、正確性を保証するものではありません。また、本製品の使用による結果についてもなんら保証するものではありません。 |
|--------------------|--|

2.5. 電波障害について

この装置は、情報処理装置等電波障害自主規制協議会(VCCI)の基準に基づくクラス A 情報技術装置³です。この装置を家庭環境で使用すると電波妨害を引き起こすことがあります。この場合には使用者が適切な対策を講ずるよう要求されることがあります。

¹ コネクタ非搭載箇所へのコネクタ等の増設は除く。

² コネクタを増設する際にはマスキングを行い、周囲の部品に半田くず、半田ボール等付着しないよう十分にご注意ください。

³ 本製品は、開発セット付属の AC アダプター(NP-12-1S1210)を使用した状態でクラス A をクリアしています。

2.6. 商標について

Armadillo は株式会社アットマークテクノの登録商標です。その他の記載の商品名および会社名は、各社・各団体の商標または登録商標です。

3.概要

3.1. ボード概要

Armadillo-210 の主な仕様を「表 3.1. Armadillo-210 ボード仕様」に示します。

表 3.1. Armadillo-210 ボード仕様

プロセッサ	CirrusLogic EP9307 ARM920T コア採用 <ul style="list-style-type: none"> • ARM9TDMI CPU • 16kByte 命令キャッシュ • 16kByte データキャッシュ • Thumb code(16bit 命令セット)サポート
システムクロック	CPU Core クロック : 200MHz BUS クロック : 100MHz
メモリ	SDRAM : 32MByte(16bit 幅) FLASH : 4MByte(16bit 幅)
LAN インターフェース	10BASE-T/100BASE-TX Power over Ethernet 対応(IEEE802.3af 準拠) LAN コネクタの 4,5 番ピンペアと 7,8 番ピンペアを使用して給電する装置に対応
シリアルインターフェース	2 チャンネル(調歩同期, Max : 230.4kbps) シリアルインターフェース 1 : <ul style="list-style-type: none"> • RS232C レベル入出力 • フロー制御ピン有り(CTS,RTS,DTR,DSR,DCD,RI) シリアルインターフェース 2 : <ul style="list-style-type: none"> • 3.3V I/O レベル入出力 • フロー制御ピン無し
汎用パラレル入出力	8 ビット
タイマ	<ul style="list-style-type: none"> • 16 ビット汎用タイマ : 2 チャンネル (1 チャンネルは Linux のシステムタイマに使用) • 32 ビット汎用タイマ : 1 チャンネル • 40 ビットデバッグ向けタイマ : 1 チャンネル
基板サイズ(mm)	37.5 × 50.0 (突起部含まず)
ケースサイズ(mm)	45.0 × 79.0 × 26.5 (突起部含まず)
電源電圧	DC9V ~ 48V
消費電力	1.2W(Typ.)
使用温度範囲	0 ~ 60

3.2. ブロック図

Armadillo-210 のブロック図を「図 3.1. Armadillo-210 ブロック図」に示します。

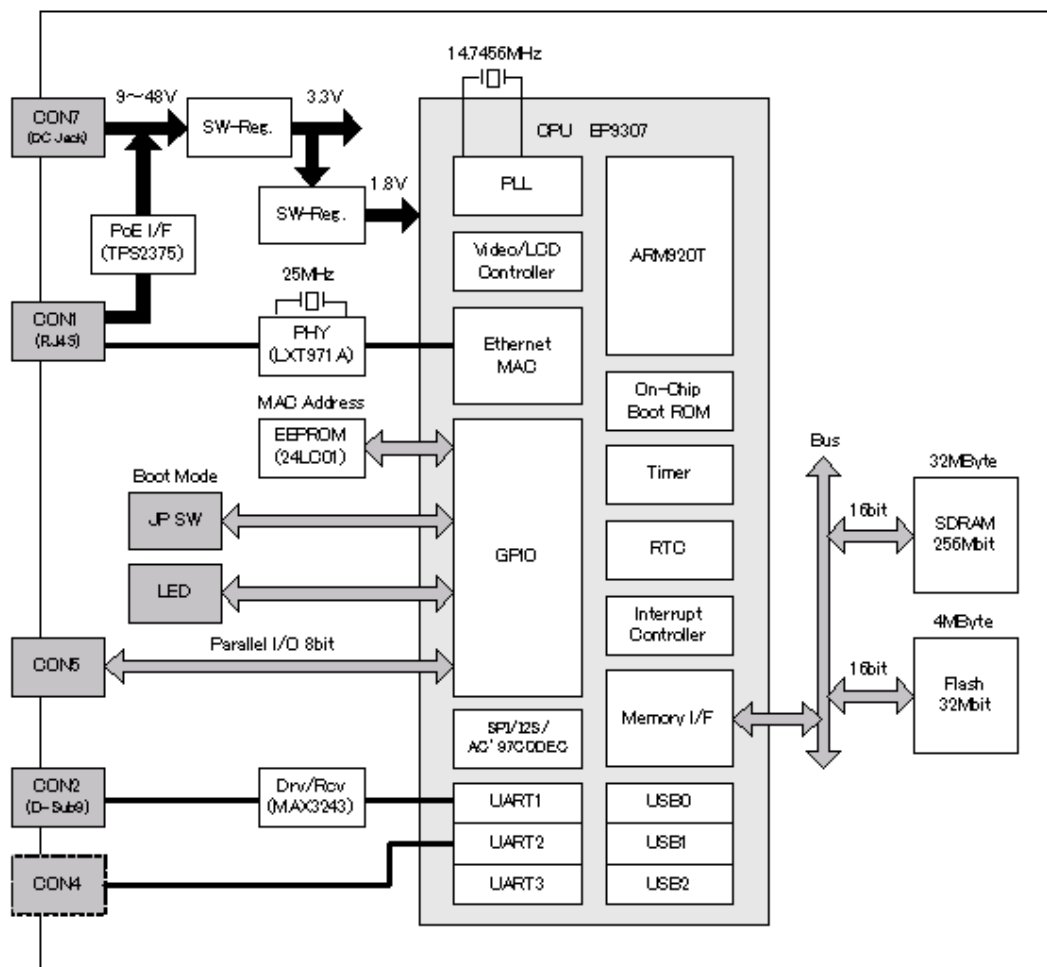


図 3.1. Armadillo-210 ブロック図

4.メモリマップ

4.1. 物理メモリマップ

Armadillo-210 の物理メモリマップは次の通りです。

表 4.1. Armadillo-210 メモリマップ

Start Address	End Address	デバイス	メモリエリア	設定
0x0000 0000	0x0FFF FFFF	Reserved	CS0	
0x1000 0000	0x1FFF FFFF	Reserved	CS1	
0x2000 0000	0x2FFF FFFF	Reserved	CS2	
0x3000 0000	0x3FFF FFFF	Reserved	CS3	
0x4000 0000	0x4FFF FFFF	Reserved		
0x5000 0000	0x5FFF FFFF	Reserved		
0x6000 0000	0x603F FFFF	Flash Memory (4MByte)	CS6	16bit 幅
0x6040 0000	0x6FFF FFFF	Reserved		
0x7000 0000	0x7FFF FFFF	Reserved	CS7	
0x8000 0000	0x8008 FFFF	EP9307 Internal Register (AHB)	CPU System Register	
0x8009 0000	0x8009 3FFF	Internal Boot ROM (16KByte)		
0x8009 4000	0x800A FFFF	Reserved		
0x800B 0000	0x800F FFFF	EP9307 Internal Register (AHB)		
0x8010 0000	0x807F FFFF	Reserved		
0x8080 0000	0x8094 FFFF	EP9307 Internal Register (APB)		
0x8095 0000	0x8FFF FFFF	Reserved		
0x9000 0000	0xBFFF FFFF	Reserved		
0xC000 0000	0xC07F FFFF	SDRAM (8MByte)	SDCE0	16bit 幅
0xC080 0000	0xC0FF FFFF	Reserved		
0xC100 0000	0xC17F FFFF	SDRAM (8MByte)		
0xC180 0000	0xC3FF FFFF	Reserved		
0xC400 0000	0xC47F FFFF	SDRAM (8MByte)		
0xC480 0000	0xC4FF FFFF	Reserved		
0xC500 0000	0xC57F FFFF	SDRAM (8MByte)		
0xC580 0000	0xCFFF FFFF	Reserved		
0xD000 0000	0xDFFF FFFF	Reserved	SDCE1	
0xE000 0000	0xEFFF FFFF	Reserved	SDCE2	
0xF000 0000	0xFFFF FFFF	Reserved	SDCE3	

4.2. Linux 使用時の論理メモリマップ

Linux を使用する場合、Armadillo-210 は MMU により次の論理メモリマップに設定されます。

表 4.2. Armadillo-210 Linux 使用時の論理メモリマップ

Start Address	End Address	デバイス	メモリエリア	設定
動的に確保	+0x003F FFFF	Flash Memory (4MByte)	CS6	16bit 幅
0xC000 0000	0xC1FF FFFF	SDRAM (32MByte)	SDCE0	16bit 幅
0xC200 0000	0xCFFF FFFF	Reserved		
0xD000 0000	0xFEFF FFFF	Reserved		
0xFF00 0000	0xFF08 FFFF	EP9307 Internal Register (AHB)	CPU System Register	
0xFF09 0000	0xFF09 3FFF	Internal Boot ROM (16KByte)		
0xFF09 4000	0xFF0A FFFF	Reserved		
0xFF0B 0000	0xFF0F FFFF	EP9307 Internal Register (AHB)		
0xFF10 0000	0xFF7F FFFF	Reserved		
0xFF80 0000	0xFF94 FFFF	EP9307 Internal Register (APB)		
0xFF95 0000	0xFFFF FFFF	Reserved		

5.各種インターフェース仕様

5.1. 各種インターフェースの配置

Armadillo-210 のインターフェースの配置は次の通りです。

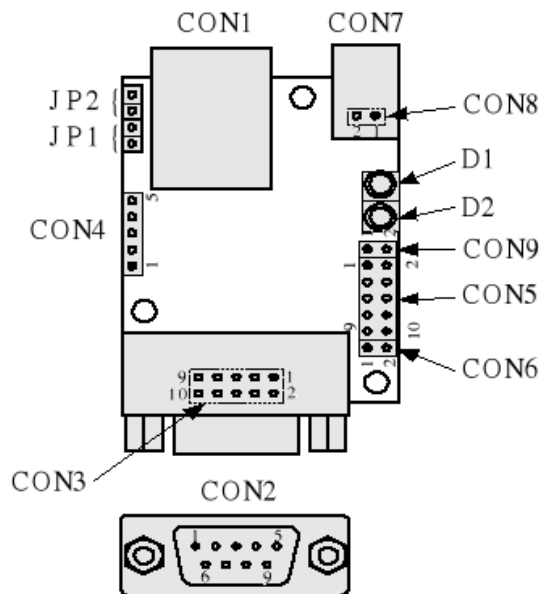



図 5.1. 各種インターフェースの配置

表 5.1. 各種インターフェースの内容


記号	インターフェース	形状	備考
CON1	LAN コネクタ(10BASE-T/ 100BASE-TX)	RJ-45	
CON2	シリアルインターフェース 1	D-Sub9 ピン(オス)	
CON3	シリアルインターフェース 1	10 ピン(2.54mm ピッチ)	コネクタ非搭載
CON4	シリアルインターフェース 2	5 ピン(2.54mm ピッチ)	コネクタ非搭載
CON5	パラレルインターフェース(8bit 汎 用入出力)	10 ピン(2.54mm ピッチ)	コネクタ非搭載
CON6	外部リセット/汎用入出力端子	2 ピン(2.54mm ピッチ)	コネクタ非搭載
CON7	電源入力コネクタ	DC ジャック	
CON8	電源入力端子	2 ピン(2.54mm ピッチ)	コネクタ非搭載
CON9	電源出力端子	2 ピン(2.54mm ピッチ)	コネクタ非搭載
D1	ステータス LED(緑)	LED	
D2	ステータス LED(赤)	LED	
JP1	起動モード設定ジャンパ	2 ピン(2.54mm ピッチ)	
JP2	起動モード設定ジャンパ	2 ピン(2.54mm ピッチ)	

5.2. CON1(LAN コネクタ)

CON1 は 10BASE-T/100BASE-TX の LAN インターフェースです。カテゴリ 5 以上の Ethernet ケーブルを接続することができます。通常はハブに対してストレートケーブルで接続しますが、クロスケーブルを使用して直接パソコン等の機器と接続することも可能です。さらに Power over Ethernet(IEEE802.3af)に対応しており、Power over Ethernet 用給電装置を使用して Ethernet ケーブル経由での電源入力が可能です。(給電装置は LAN コネクタの 4,5 番ピンペアと 7,8 番ピンペアを用いて給電するタイプを使用してください。)



Power over Ethernet を使用する場合、全結線されたケーブルを使用してください。



Power over Ethernet 使用時、LAN コネクタを再度挿し直したときに HUB 側が受電装置確認のために通電が数秒遅れる場合がありますが動作に問題はありません。

表 5.2. LAN 信号配列

ピン番号	信号名	I/O	機能
1	TX+	Out	差動のツイストペア送信出力(+)
2	TX-	Out	差動のツイストペア送信出力(-)
3	RX+	In	差動のツイストペア受信入力(+)
4	VETH+	-	Power over Ethernet(IEEE802.3af)電源+
5	VETH+	-	Power over Ethernet(IEEE802.3af)電源+
6	RX-	In	差動のツイストペア受信入力(-)
7	VETH-	-	Power over Ethernet(IEEE802.3af)電源-
8	VETH-	-	Power over Ethernet(IEEE802.3af)電源-

5.3. CON2, CON3(シリアルインターフェース 1)

CON2, CON3 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART1 と接続されています。CON2 と CON3 はコネクタの形状とピン配置が異なりますが、シリアル信号は共通となっています。

- 信号入出力レベル : RS232C レベル
- 最大データ転送レート : 230.4kbps
- フロー制御 : CTS, RTS, DTR, DSR, DCD, RI
- FIFO : 送受信ともに 16Byte 内蔵
- CON2 は D-Sub9 ピンコネクタ
- CON3 は 10 ピンコネクタ(2×5, 2.54mm ピッチ)

表 5.3. CON2 信号配列

ピン番号	信号名	I/O	機能
1	DCD1	In	EP9307 の EGPIO1(Port A : 1)ピンに接続

ピン番号	信号名	I/O	機能
2	RXD1	In	EP9307 内蔵の UART1-RXD ピンに接続
3	TXD1	Out	EP9307 内蔵の UART1-TXD ピンに接続
4	DTR1	Out	EP9307 内蔵の UART1-DTR ピンに接続
5	GND	Power	電源(GND)
6	DSR1	In	EP9307 内蔵の UART1-DSR ピンに接続
7	RTS1	Out	EP9307 内蔵の UART1-RTS ピンに接続
8	CTS1	In	EP9307 内蔵の UART1-CTS ピンに接続
9	RI1	In	EP9307 の EGPIO0(Port A : 0)ピンに接続

表 5.4. CON3 信号配列

ピン番号	信号名	I/O	機能
1	DCD1	In	EP9307 の EGPIO1(Port A : 1)ピンに接続
2	DSR1	In	EP9307 内蔵の UART1-DSR ピンに接続
3	RXD1	In	EP9307 内蔵の UART1-RXD ピンに接続
4	RTS1	Out	EP9307 内蔵の UART1-RTS ピンに接続
5	TXD1	Out	EP9307 内蔵の UART1-TXD ピンに接続
6	CTS1	In	EP9307 内蔵の UART1-CTS ピンに接続
7	DTR1	Out	EP9307 内蔵の UART1-DTR ピンに接続
8	RI1	In	EP9307 の EGPIO0(Port A : 0)ピンに接続
9	GND	Power	電源(GND)
10	+3.3V	Power	電源(+3.3V) ¹

¹ 出力電流は CON3、CON4、CON5 の合計で最大 100mA。電圧精度は±5%。

5.4. CON4(シリアルインターフェース 2)

CON4 は非同期(調歩同期)シリアルインターフェースです。CPU(EP9307)の UART2 と接続されています。

- 信号入出力レベル : 3.3V I/O レベル
- 最大データ転送レート : 230.4kbps
- フロー制御 : なし
- FIFO : 送受信ともに 16Byte 内蔵


表 5.5. CON4 信号配列

ピン番号	信号名	I/O	機能
1	GPIO	In/Out	EP9307 の EGPIO2(Port A : 2)ピンに接続
2	RXD2	In	EP9307 内蔵の UART2-RXD ピンに接続
3	TXD2	Out	EP9307 内蔵の UART2-TXD ピンに接続
4	+3.3V	Power	電源(+3.3V) ¹
5	GND	Power	電源(GND)

¹ 出力電流は CON3、CON4、CON5 の合計で最大 100mA。電圧精度は±5%。

5.5. CON5(パラレルインターフェース)

CON5 は汎用入出力ポートです。CPU(EP9307)の GPIO(General Purpose I/O)と接続されています。EP9307 内の GPIO レジスタ¹を使用して制御することができます。全ポートには弱プルアップが内蔵されています。また、GPIO_0 から GPIO_7 は 10k で外部プルアップされています。



EP9307 の PortB:4 ~ 7 は内部回路で使用しているため、ユーザ側で設定を変更しないでください。

表 5.6. CON5 信号配列

ピン番号	信号名	I/O	機能
1	GND	Power	電源(GND)
2	+3.3V	Power	電源(+3.3V) ¹
3	GPIO_0	In/Out	汎用入出力ポート 0 (EP9307 の EGPIO4(Port A : 4)ピンに接続)
4	GPIO_1	In/Out	汎用入出力ポート 1 (EP9307 の EGPIO5(Port A : 5)ピンに接続)
5	GPIO_2	In/Out	汎用入出力ポート 2 (EP9307 の EGPIO6(Port A : 6)ピンに接続)
6	GPIO_3	In/Out	汎用入出力ポート 3 (EP9307 の EGPIO7(Port A : 7)ピンに接続)
7	GPIO_4	In/Out	汎用入出力ポート 4 (EP9307 の EGPIO8(Port B : 0)ピンに接続)
8	GPIO_5	In/Out	汎用入出力ポート 5 (EP9307 の EGPIO9(Port B : 1)ピンに接続)
9	GPIO_6	In/Out	汎用入出力ポート 6 (EP9307 の EGPIO10(Port B : 2)ピンに接続)
10	GPIO_7	In/Out	汎用入出力ポート 7 (EP9307 の EGPIO11(Port B : 3)ピンに接続)

¹ 出力電流は CON3、CON4、CON5 の合計で最大 100mA。電圧精度は±5%。

パラレルインターフェースの電氣的仕様は次の通りです。

表 5.7. パラレルインターフェースの電氣的仕様

Symbol	Parameter	Min	Typ	Max	Unit	Conditions
VIH	CMOS Input high voltage	0.65×VDDIO		VDDIO+0.3	V	VDDIO=3.3V
VIL	CMOS Input low voltage	-0.3		0.35×VDDIO	V	VDDIO=3.3V

¹ 詳しくは、「9.2. GPIO 資料」をご覧ください。

Symbol	Parameter	Min	Typ	Max	Unit	Conditions
VOH	CMOS Output high voltage	2.8			V	IOH=4mA
VOL	CMOS Output low voltage			0.5	V	IOL=-4mA
IOH	High level Output current			4	mA	
IOL	Low level Output current			-4	mA	
IIL	Input leakage current			10.0	μA	VIN=VDD or GND
-	Weak pull-up current		68		μA	VIN=GND VDDIO=3.3V (参考値)

5.6. CON6(外部リセット/汎用入出力端子)

CON6 は、外部リセット IC と CPU(EP9307)の GPIO(General Purpose I/O)に接続されています。EXTINT は EP9307 内の GPIO レジスタ²を使用して制御することができ、弱プルアップが内蔵されています。

表 5.8. CON6 信号配列

ピン番号	信号名	I/O	機能
1	EXT_RESET*	In	リセット IC に接続され、GND へのショートでリセット状態 ¹²
2	EXTINT	In/Out	EP9307 の GPIO(Port F : 7)ピンに接続

¹ 他にオープンコレクタやオープンドレイン信号を入力可能。

² High レベル信号は入力不可。

5.7. CON7, CON8(電源入力コネクタ)

CON7 は Armadillo-210 に電源を供給する DC ジャックです。CON8 は Armadillo-210 に電源を供給する 2 ピンコネクタです。入力電圧範囲は DC9V ~ 48V です。AC アダプターのジャック形状は、外周 5.5mm、ピン穴 2.1mm で、「図 5.2. AC アダプターの極性マーク」と同じ極性マークのあるものが使用できます。Armadillo-210 は DC ジャックもしくは CON8 からの電源入力に加え、Power over Ethernet³での電源入力にも対応しています。



12V を超える高電圧の AC アダプターを使用した場合、プラグを Armadillo-210 に差し込むときに接点にスパークが発生しますので、高電

² 詳しくは、「9.2. GPIO 資料」をご覧ください。

³ 「Power over Ethernet(IEEE802.3af)」は LAN ケーブルを利用して電源を各装置に供給するための規格です。

圧の AC アダプターを使用する場合には Armadillo-210 と AC アダプターを接続してから AC アダプターをコンセントに挿すようにしてください。

 電源の再投入の間隔が短い場合、リセット状態が解除されず起動しない場合があります。電源の再投入には 300 ミリ秒以上の間隔をあけてください。




図 5.2. AC アダプターの極性マーク

表 5.9. CON8 信号配列

ピン番号	信号名	I/O	機能
1	Power_in	Power	動作電源入力(DC9V ~ 48V)
2	GND	Power	動作電源入力(GND)

5.8. CON9(電源出力)

CON9 は外部出力電源コネクタです。AC アダプター、または Power over Ethernet からの電源を出力します。出力電圧は供給電源電圧により決定されます。

 AC アダプター使用時の Armadillo-210 総消費電流は 800mA 以下でご使用ください。

 Power over Ethernet 使用時の Armadillo-210 総消費電力は 12.95W 以下でご使用ください。(Armadillo-210 本体の標準消費電力は約 1.2W です。)



 使用環境等により、最大定格以下でも使用できない場合がありますので、十分に確認してからご使用ください。

表 5.10. CON9 信号配列


ピン番号	信号名	I/O	機能
1	Power_out	Power	外部出力電源(DC9V ~ 48V) Power over Ethernet 時は約 DC48V
2	GND	Power	外部出力電源(GND)

5.9. D1, D2(ステータス LED)

D1(緑色 LED)と D2(赤色 LED)は、CPU(EP9307)の GPIO(General Purpose I/O)と接続されており、LED 状態を制御することが可能です。(GPIO Port E に接続された LED は、EP9307 の内蔵 ROM 起動時にステータス LED として機能します。)



LED に接続されている GPIO 信号は、基板リビジョンにより異なりますのでご注意ください。基板リビジョンの確認方法は「9.1. 基板リビジョンの確認方法」を参照してください。



Rev.C 以降の基板では、EP9307 の RDLED(PortE:1)は内部回路で使用しているため、ユーザ側で設定を変更しないでください。

【Rev.A, Rev.B】

- D1(緑色 LED)は EP9307 の RDLED(Port E : 1)ピンに接続されています。
- D2(赤色 LED)は EP9307 の GRLED(Port E : 0)ピンに接続されています。

【Rev.C 以降】

- D1(緑色 LED)は EP9307 の GRLED(Port E : 0)ピンに接続されています。
- D2(赤色 LED)は EP9307 の ROW7(Port C : 7)ピンに接続されています。

5.10. JP1, JP2(起動モード設定ジャンパ)

JP1,JP2 は、Armadillo-210 の起動モードを変更するためのジャンパです。

5.10.1. JP1(ブート ROM の選択)

起動する際に使用するデバイスを、「オンボードフラッシュメモリ」または「オンチップブート ROM」から選択することができます。オープン状態で「オンボードフラッシュメモリ」、ショートした状態で電源を投入すると「オンチップブート ROM」から起動します。

5.10.2. JP2(ブート Linux の選択)

ショートした状態で電源を投入するとブートローダ「Hermit」コマンドプロンプトを起動します。

表 5.11. ジャンパの設定と動作

JP1	JP2	ブート時の動作
オープン	オープン	オンボードフラッシュメモリの Linux カーネルを起動
オープン	ショート	ブートローダ「Hermit」コマンドプロンプトを起動
ショート	-	オンチップブート ROM のプログラムを起動

5.11. LAN コネクタ LED

LAN コネクタ下部の LED は LAN の状態を表します。

表 5.12. LAN コネクタ LED の状態

LED	名 称	点 灯	消 灯
緑色	LINK	LAN ケーブルが接続されており、10BASE-T または 100BASE-TX のリンクが確立されている。	LAN ケーブルが接続されていないか、接続している相手の状態が Active な状態ではない。
黄色	LAN	データ送受信時	非データ送受信時

5.12. 電源回路の構成

Armadillo-210 内の電源回路の構成を「図 5.3. Armadillo-210 の電源回路構成」に示します。各電流容量制限を超えないように外部機器の接続を行ってください。

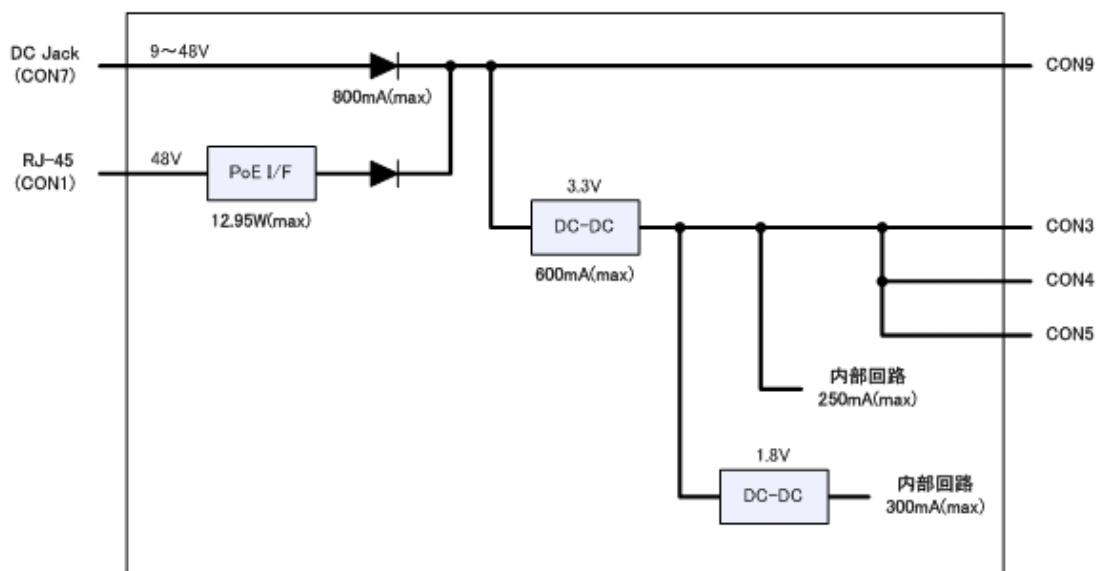


図 5.3. Armadillo-210 の電源回路構成

6.参考回路例

CON5(汎用入出力)を使用する場合の参考回路を「図 6.1. 参考回路例」に示します。

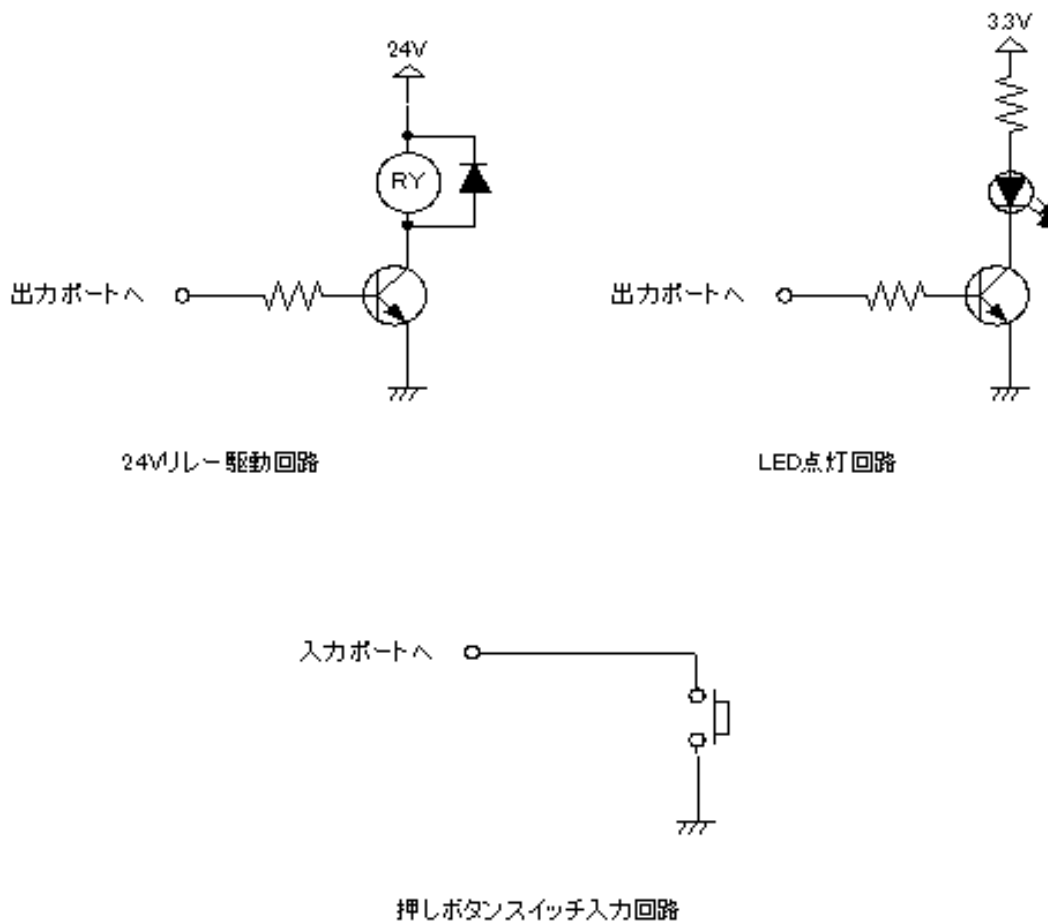


図 6.1. 参考回路例

7. 基板形状図

Armadillo-210 の基板形状図を「図 7.1. Armadillo-210 の基板形状」に示します。

〔単位：mm〕

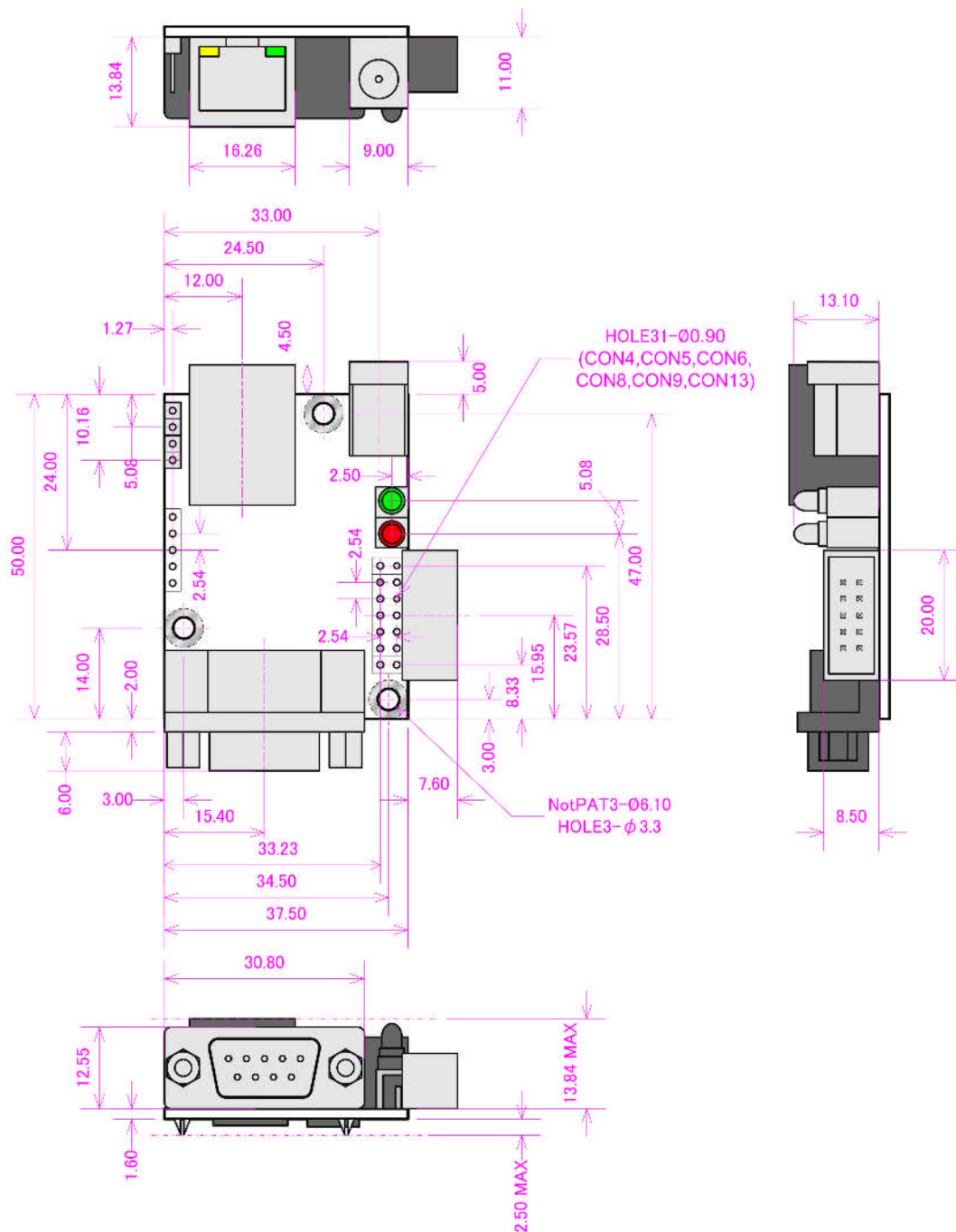


図 7.1. Armadillo-210 の基板形状

8. ケース形状図

Armadillo-210 のケース形状図を「図 8.1. Armadillo-210 のケース形状」に示します。

[単位 : mm]

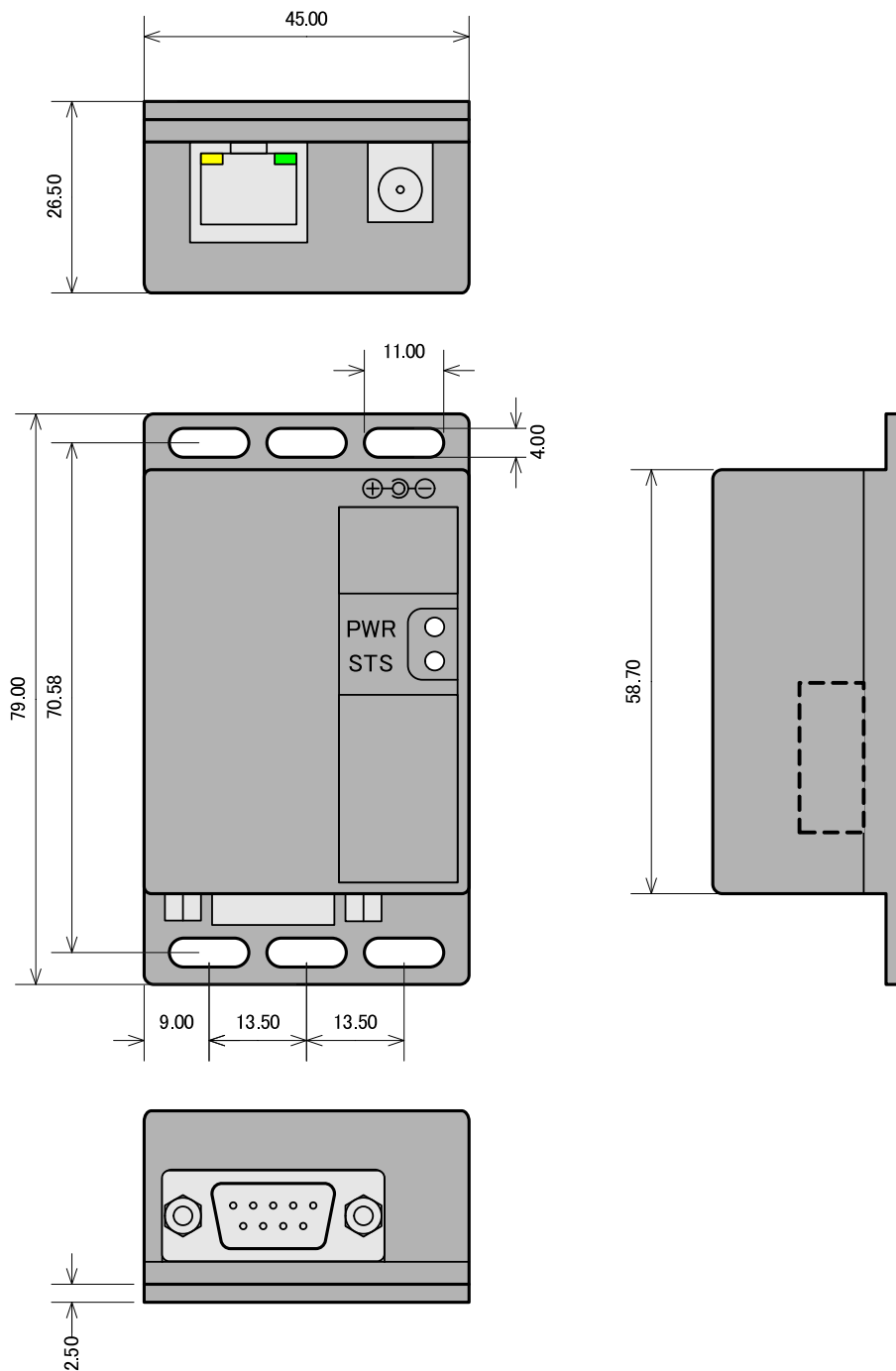


図 8.1. Armadillo-210 のケース形状

9. Appendix

9.1. 基板リビジョンの確認方法

Armadillo-210 の基板リビジョンは、「図 9.1. Armadillo-210 の基板リビジョン位置」で示す位置にシルク印刷されています。

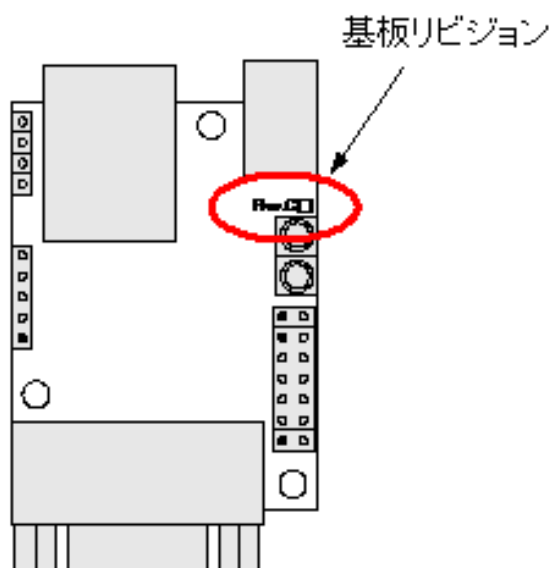


図 9.1. Armadillo-210 の基板リビジョン位置

9.2. GPIO 資料

GPIO ピン一覧表を「表 9.1. GPIO ピン一覧表」に、GPIO レジスタマップを「表 9.2. GPIO レジスタマップ」に示します。

表 9.1. GPIO ピン一覧表

CON	ピン番号	信号名	Port 名	I/O	I/O 初期状態		OD ¹	pull up	割込 ²
					リセット時	ブートローダ ³ 起動後			
CON4	1	GPIO	PORTA[2]	In/Out	In	In	4mA		
CON5	3	GPIO_0	PORTA[4]	In/Out	In	In	4mA		
	4	GPIO_1	PORTA[5]	In/Out	In	In	4mA		
	5	GPIO_2	PORTA[6]	In/Out	In	In	4mA		

CON	ピン番号	信号名	Port 名	I/O	I/O 初期状態		OD ¹	pull up	割込 ²
					リセット時	ブートローダ ³ 起動後			
	6	GPIO_3	PORTA[7]	In/Out	In	In	4mA		
	7	GPIO_4	PORTB[0]	In/Out	In	In	4mA		
	8	GPIO_5	PORTB[1]	In/Out	In	In	4mA		
	9	GPIO_6	PORTB[2]	In/Out	In	In	4mA		
	10	GPIO_7	PORTB[3]	In/Out	In	In	4mA		
CON6	2	EXTINT	PORTF[7]	In/Out	In	In	8mA		

¹OD=最大出力電流です。

² 割込 =割込み入力ピンとして使用可能な GPIO です。

³ 電源投入時にシステムを初期化するためのプログラムです。本製品は Hermit-At ブートローダを搭載しております。詳細は本製品のソフトウェアマニュアルをご覧ください。

表 9.2. GPIO レジスタマップ

Port	物理レジスタマップ		Linux 使用時の論理レジスタマップ	
	Data Register	Data Direction Register	Data Register	Data Direction Register
Port A	0x8084 0000	0x8084 0010	0xFF84 0000	0xFF84 0010
Port B	0x8084 0004	0x8084 0014	0xFF84 0004	0xFF84 0014
Port C	0x8084 0008	0x8084 0018	0xFF84 0008	0xFF84 0018
Port D	0x8084 000C	0x8084 001C	0xFF84 000C	0xFF84 001C
Port E	0x8084 0020	0x8084 0024	0xFF84 0020	0xFF84 0024
Port F	0x8084 0030	0x8084 0034	0xFF84 0030	0xFF84 0034
Port G	0x8084 0038	0x8084 003C	0xFF84 0038	0xFF84 003C
Port H	0x8084 0040	0x8084 0044	0xFF84 0040	0xFF84 0044

改訂履歴

バージョン	年月日	改訂内容
1.0.0	2005.12.15	<ul style="list-style-type: none"> 初版発行
1.0.1	2006.8.11	<ul style="list-style-type: none"> 「表 5.4. CON3 信号配列」、「表 5.5. CON4 信号配列」、「表 5.6. CON5 信号配列」に出力電流の記述追加 「5.9. D1, D2(ステータス LED)」 「5.12. 電源回路の構成」 「9.1. 基板リビジョンの確認方法」を追加
1.0.2	2007.1.19	<ul style="list-style-type: none"> VCCI 申請に伴う記載を追加「2.5. 電波障害について」 「2.2. 保証に関する注意事項」を追加 「2.3. 取り扱い上の注意事項」に改造した場合の保証について明記 各 GPIO に内臓されている弱プルアップの説明を追加 「図 6.1. 参考回路例」を修正 「9.2. GPIO 資料」を追加 注意文の表記フォーマットを変更 「図 7.1. Armadillo-210 の基板形状」を修正
1.0.3	2007.7.20	<ul style="list-style-type: none"> ドキュメントプロパティのタイトルと作成者を修正 初期不良の保証期間に関する記述修正 「表 3.1. Armadillo-210 ボード仕様」に使用温度範囲を追加 「Flash メモリ」を「フラッシュメモリ」に統一
1.0.4	2007.9.14	<ul style="list-style-type: none"> 「2.2. 保証に関する注意事項」の製品の保証方法を修正
1.0.5	2007.10.24	<ul style="list-style-type: none"> 「7. 基板形状図」に D-SUB コネクタの飛び出し寸法を追加
1.0.6	2008.10.7	<ul style="list-style-type: none"> 出力電圧の精度を追記 タイトルを英語表記からカタカナ表記に GPIO ピンに接続されているプルアップ抵抗 10k について追記
1.1.0	2009.03.18	<ul style="list-style-type: none"> 「1. はじめに」、「2. 注意事項」構成変更 「図 8.1. Armadillo-210 のケース形状」差し替え 誤記、表記ゆれ修正

Armadillo-210 ハードウェアマニュアル
Version 1.1.0-850199d
2009/03/23

株式会社アットマークテクノ

060-0035 札幌市中央区北 5 条東 2 丁目 AFT ビル 6F TEL 011-207-6550 FAX 011-207-6570
